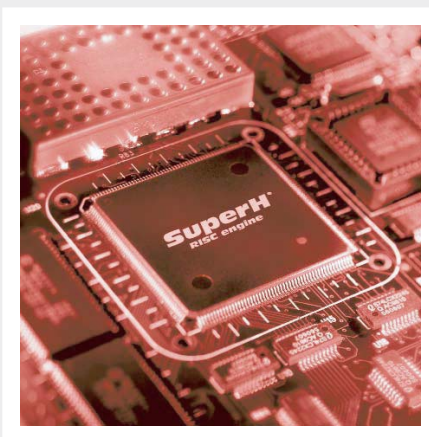


апрель
2007



RENESAS

Семейство
микроконтроллеров
и микропроцессоров
SuperH®

Ситтэрон

ГРУППА КОМПАНИЙ ■

Семейство микроконтроллеров и микропроцессоров SuperH®

Renesas — лучшие решения в области микроконтроллеров и микропроцессоров

Выбрав нашу продукцию однажды, вы будете использовать ее и впредь

Компания Renesas Technology — ведущий мировой производитель микроконтроллеров, в том числе микроконтроллеров с флэш-памятью — предлагает широкий набор продукции для встраиваемых систем любой сложности. Инженерами компании разработаны сотни моделей микроконтроллеров принадлежащих к семействам H8®, M16C™ и SuperH®. Микроконтроллеры имеют архитектуру, которая обеспечивает программную и аппаратную совместимость «снизу вверх». Благодаря этому, семейства микроконтроллеров охватывают широкий диапазон характеристик по производительности, степени интеграции, энергопотреблению и цене. Применение микроконтроллеров Renesas, от недорогих 8-разрядных до высокопроизводительных 16-разрядных и мощных 32-разрядных, откроет перед вами новые перспективы в разработке микроконтроллерных устройств, как в настоящее время, так и в будущем. Технологии и решения компании Renesas упрощают системную оптимизацию, позволяют быстро модернизировать изделия и уменьшают затраты на их разработку и проектирование.

Основными областями применения микроконтроллеров и микропроцессоров Renesas являются, прежде всего, мобильная телефония, автомобильная электроника, устройства компьютерной периферии, аудио и видеотехника. Наша компания является мировым лидером в производстве контроллеров для автомобильных информационных систем, специализированных процессоров для мультимедийных мобильных телефонов, а также в разработке микросхем для мощных преобразователей напряжения. Выбирая первоклассные решения Renesas, вы получаете эффективные и надежные устройства, производимые благодаря использованию передовых технологий, продолжающих динамичное развитие. Компания Renesas оказывает пользователям глобальную системную поддержку, которая включает программные решения, стартовые наборы, справочные материалы, промежуточное программное обеспечение и консультационные услуги. Квалифицированная поддержка оказывается также и сторонними компаниями. Благодаря всему этому, вы можете сократить время разработки собственных проектов и ускорить процесс выхода продукции на рынок.

NEW LEAD-FREE PACKAGING!

FOR THE LATEST INFORMATION
ON LEAD-FREE PACKAGING
AND ROHS COMPLIANCE,
PLEASE VISIT OUR WEBSITE:



<http://america.renesas.com/leadfree>

Воспользуйтесь ресурсом «My Renesas» при работе в сети Интернет.

Ссылка «My Renesas», присутствующая в верхней части всех наших Web-страниц, предоставляет доступ к полезному и легкодоступному ресурсу. С его помощью вы сможете создать собственную настраиваемую базу ссылок и данных, которая упростит и ускорит навигацию и поиск информации на сайте.

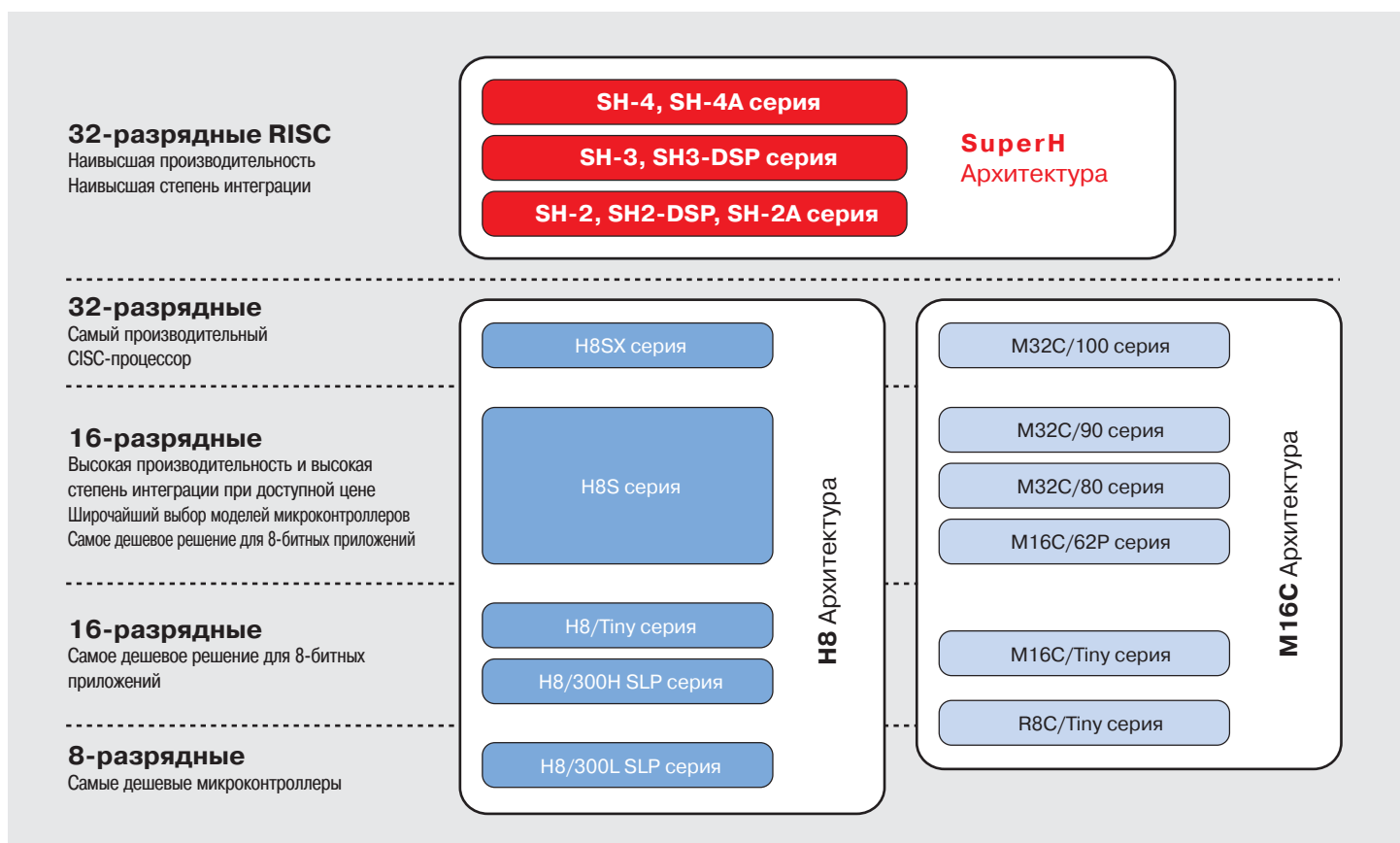
Это позволит вам получать информацию об обновлениях продукции Renesas и самые свежие новости компании. Кроме того, вы всегда будете в курсе появления новых программ, доступных для загрузки, а также новых Web-услуг. Щелкните по данной ссылке и зарегистрируйтесь для активации этого бесплатного сервиса, который облегчит вам поиск данных.

ВАЖНАЯ ИНФОРМАЦИЯ!

- Данный документ имеет исключительно информационный характер и может быть полностью или частично изменен без дополнительного предупреждения.
- Все права защищены: данный документ не может быть дублирован или воспроизведен в любой форме, полностью или частично, без согласия компании Renesas Technology Corp.
- Компания Renesas не несет ответственности за любой ущерб, понесенный пользователем, в результате несчастных случаев или иных причин, связанных с использованием устройств, описываемых в данном документе.
- Схемотехнические решения и прочие примеры, приведенные в данном документе, предназначены исключительно для иллюстрации характеристик и особенностей полупроводниковых устройств компании Renesas. Компания Renesas не несет ответственности за любые нарушения интеллектуальной собственности, равно как и другие проблемы, которые могут возникнуть при использовании описываемых в данном документе примеров.
- Данный документ не предоставляет права на прямое или косвенное использование патентов или других прав, принадлежащих третьей стороне или компании Renesas Technology Corp.

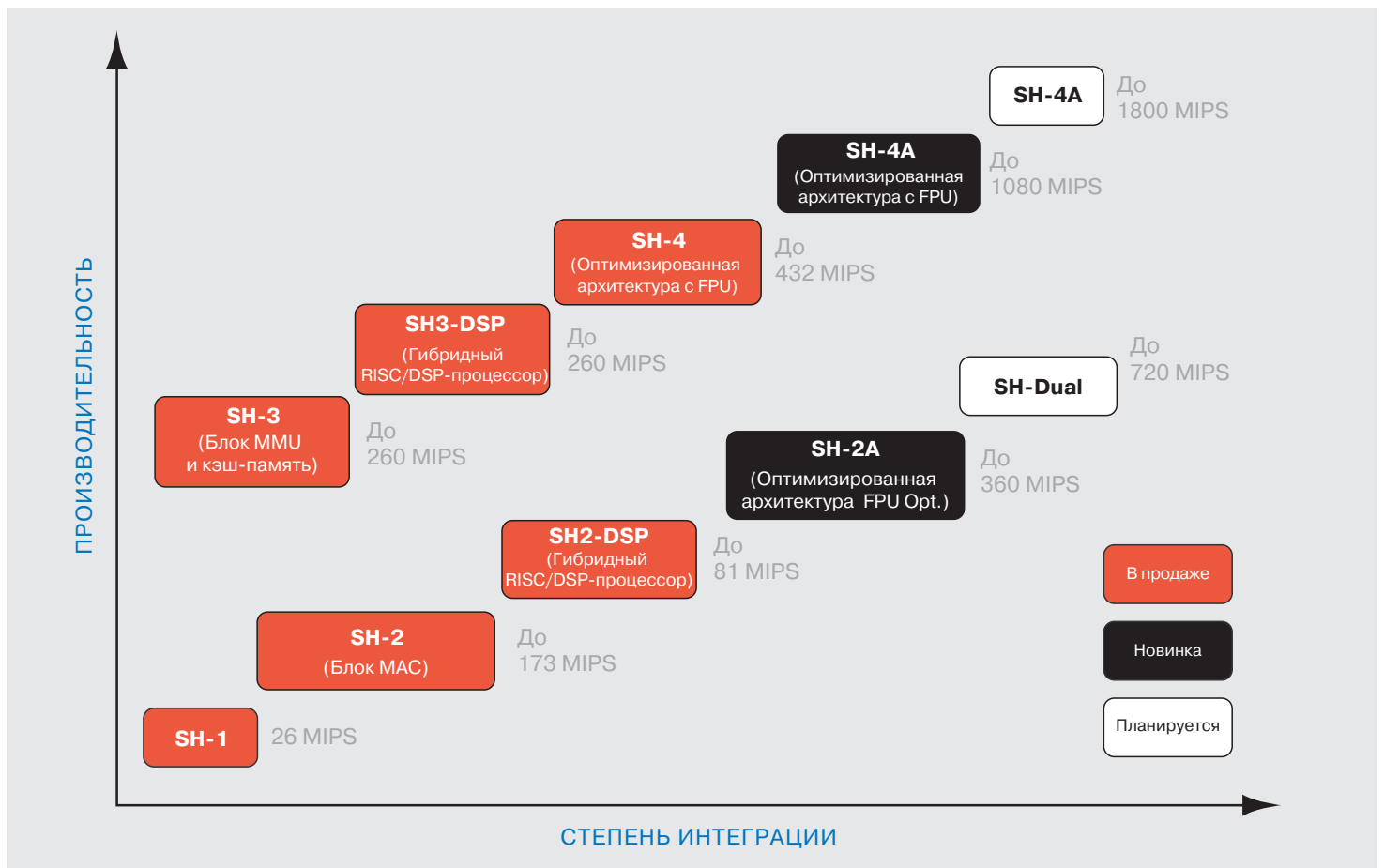
МЕДИЦИНСКОЕ ОБОРУДОВАНИЕ:

Продукцию Renesas не разрешается использовать в медицинском оборудовании, в том числе, в системах жизнеобеспечения, без предварительного письменного согласия уполномоченного сотрудника отдела продаж компании Renesas. В случае, если покупатели продуктов Renesas намерены использовать их в медицинском оборудовании, они должны уведомить об этом сотрудников отдела продаж компании Renesas.



Требования рынка	Решения с использованием семейства SuperH
Высокая производительность	Быстродействие до 1080 MIPS, 4.2 GFLOPS (SH-4A); до 360 MIPS (SH-2A), оптимизированная архитектура
Стоимость/производительность	Высокое значение MIPS/\$
Энергопотребление/производительность	Высокое значение MIPS/Вт
Эффективность кода Флэш-ПЗУ	16-разрядные команды: до 40% меньше занимаемой памяти, до 40% больше данных в кэш-памяти До 1 Мбайт Флэш-памяти, программируемой при рабочем напряжении и времени доступа к данным за один такт на частоте 80 МГц
Поддержка операций с плавающей точкой (FPU) и функций цифровой обработки сигналов (DSP)	Блок цифровой обработки сигналов (SH2-DSP, SH3-DSP), модуль вычислений с плавающей точкой FPU (SH-2A, SH-4, SH-4A)
Поддержка графики	Оптимизация операции быстродействия [операции с плавающей точкой выполняются независимо от остальных] (SH-2A, SH-4, SH-4A)
Встроенная периферия	Таймеры, DSP, MMU, АЦП, ЦАП, контроллер ПДП, контроллер ЖКИ, блок AFE, контроллер управления электродвигателями, кэш-память, контроллер внешней шины (BSC), акселератор криптографических операций, другие устройства
Стандартные интерфейсы	USB, Ethernet, PCI, SCI, I2C, PCMCIA, аудио, CAN, Smart Card, IrDA, SDRAM, DDR-SDRAM
Архитектура	Набор команд приспособлен под супервычислительную архитектуру
Программная совместимость	Совместимость семейств «снизу вверх» (SH-1, SH-2, SH-3, SH-4)
Энергопотребление	Малая величина статического/динамического рабочего тока, высокое значение MIPS/Вт, режимы пониженного энергопотребления
Среда разработки	Полностью интегрированный комплекс аппаратных и программных инструментальных средств, расширенная поддержка со стороны сторонних фирм, встроенный блок внутрисхемной отладки
Готовые решения	Межплатформенное ПО, базовые платы для разработки ПО, прекрасная поддержка ОС
Поддержка и обучение	Квалифицированные специалисты по применению, онлайн лаборатория, учебные курсы

Семейство микроконтроллеров SuperH



Первый 32-разрядный RISC-микроконтроллер семейства SuperH появился в 1993 году. В последующие годы линейка этих популярных устройств постоянно расширялась и совершенствовалась. Сегодня семейство включает восемь серий микроконтроллеров и продолжает динамично развиваться. При производстве микросхем семейства SuperH применяются самые передовые инновационные технологии, что позволяет им отвечать более жестким требованиям, предъявляемым разработчиками встраиваемых систем для решения задач в самых разных секторах рынка.

На протяжении всего времени существования семейства SuperH, нашей основной целью было создание микрокомпьютеров [микроконтроллеров (MCU) и микропроцессоров (MPU)], имеющих оптимальное соотношение производительности и функциональности, требуемую производительность при пониженном энергопотреблении и компактные корпуса. Разумеется, все микросхемы SuperH имеют конкурентоспособные цены и поддерживаются развитым набором аппаратных и программных инструментальных средств. Существенно и то, что вся линейка является программно-совместимой, что облегчает повторное использование кода и соответственно сокращает время и стоимость разработки.

Микроконтроллеры семейства SuperH серий SH-1, SH-2, SH2-DSP и SH-2A (новая серия!) для встраиваемых систем общего

назначения в настоящее время обеспечивают производительность до 360 MIPS. Большинство моделей этих серий имеют надежную встроенную Флэш-память большого объема, что облегчает и упрощает процесс проектирования конечной системы. Микропроцессоры SuperH серий SH-3, SH3-DSP, SH-4 и SH-4A (новая серия!) для специализированных приложений обеспечивают производительность до 1080 MIPS. Большинство микросхем этой серии имеют встроенные периферийные устройства, необходимые для реализации самых передовых приложений автомобильной электроники, мобильной телефонии, компьютерной периферии, аудио и видеотехники и многих других. Поддержка микрокомпьютеров семейства SuperH осуществляется технологическими партнерами по всему миру, а также сторонними фирмами-поставщиками, которые предлагают различные операционные системы, драйверы, промежуточное ПО, инструментальные средства, консультационные услуги и многое другое для быстрой разработки устройств на базе продукции семейства SuperH.

Микроконтроллеры и микропроцессоры семейства SuperH могут использоваться во встраиваемых системах самого различного назначения. В таблице, приведенной на следующей странице, перечислены основные области применения приборов каждой серии.

Производительность, особенности и области применения микроконтроллеров семейства SuperH

Ядро	Тактовая частота ЦПУ/шины	Производительность	Серия	Особенности/примечания	Основные области применения
SH-2	80/40 МГц	104 MIPS	SH7080 SH7040 SH7140	Высокопроизводительные встраиваемые контроллеры с внутренней памятью различных типов (ОЗУ/кэш/ПЗУ/Flash) и развитыми таймерами для управления двигателями	Электроприводы переменного/постоянного тока, инверторы, контроллеры сервоприводов, станки
	50/40 МГц	65 MIPS	SH7125	Серия SH/Tiny; компактный корпус	
	133/66 МГц	173 MIPS	SH7600	Серия SH-Ether; интегрированный контроллер Ethernet, хост-интерфейс	Управление производственными процессами, сетевое оборудование
SH2-DSP	62,5/31,25 МГц	81 MIPS/ 125 MOPS	SH7065 SH7600	Гибридная RISC/DSP-архитектура; интегрированный контроллер Ethernet и таймеры с ШИМ	Управление производственными процессами, сетевое оборудование, автоматизация делопроизводства
SH-2A	200/66 МГц	360 MIPS	SH7200	Высокая производительность, супер-вычислительное ядро, FPU (опция), быстрая реакция на прерывания	Управление производственными процессами, автоматизация делопроизводства, устройства мультимедиа
SH-3	200/66 МГц	260 MIPS	SH7700	Низкое энергопотребление, высокое быстродействие, блок MMU, кэш-память, интерфейсы SDRAM и PCMCIA	Офисное оборудование, сканеры штрих-кодов, цифровые камеры видео-наблюдения
SH3-DSP	200/66 МГц	260 MIPS/ 400 MOPS	SH7729R SH7727 SH7720 SH7710	Гибридная RISC/DSP-архитектура; совместимость по выводам с некоторыми моделями с ядром SH-3, функциональные возможности аналогичны приборам с ядром SH-3	Портативные устройства, маршрутизаторы, кабельные модемы, франкировальные машины, устройства мультимедиа, IP-телефония
SH-4	240/120 МГц	432 MIPS 1.7 GFLOPS	SH7750R SH7751R SH7760	Высокая производительность, супер-вычислительное ядро, FPU, операции векторной графики, блок MMU, интерфейсы SDRAM и PCMCIA	CIS/телематика, игровые приставки, субноутбуки, абонентские приставки к ТВ, стационарные шлюзы и др.
SH-4A	600/300 МГц	1080 MIPS 4,2 GFLOPS	SH7780 SH7785 SH7763	Высокая производительность, супер-вычислительное ядро, FPU, операции векторной графики, шина SuperHway, блок MMU, интерфейс DDR-SDRAM	CIS/телематика, домашние мультимедийные устройства, развлечения, шлюзы

Ведущие позиции на мировом рынке

Компания Renesas Technology в весьма короткие сроки вышла на лидирующие позиции и заняла большую часть рынка встраиваемых процессоров для наиболее быстроразвивающихся сегментов рынка автомобильной электроники и мобильной связи. В частности, микропроцессоры с ядром SH-4 и SH-4A заняли около 80 % рынка контроллеров, используемых в автомобильных навигационных системах, а чипы семейства SH-Mobile использованы в более 200 моделях мобильных телефонов и стали де-факто стандартом в



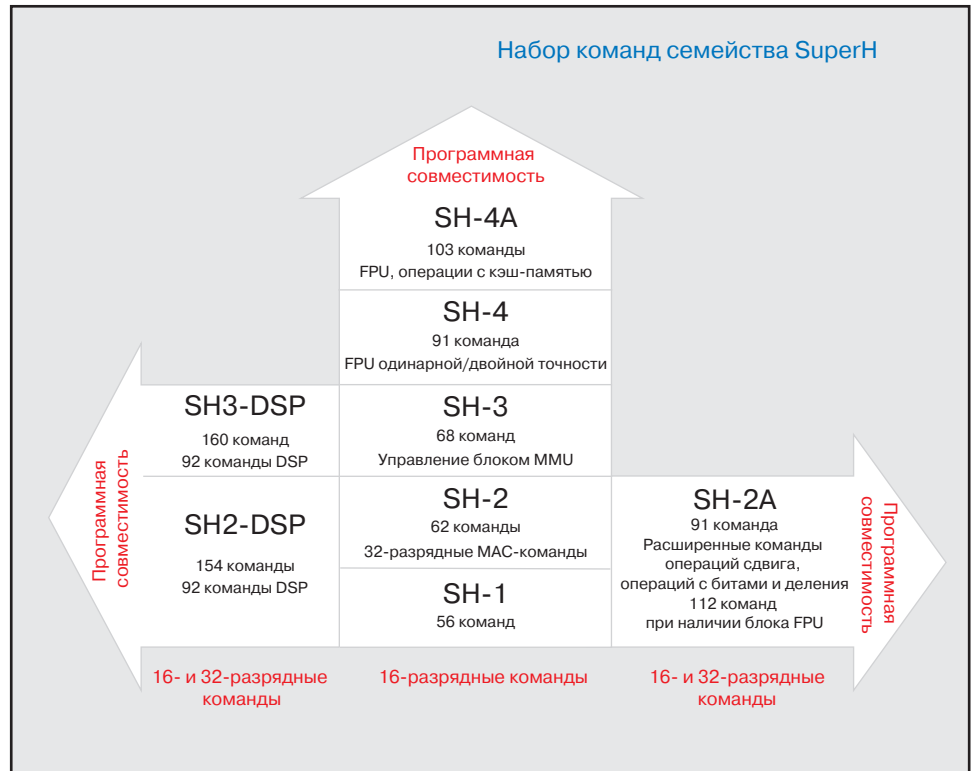
секторе специализированных процессоров для мобильных устройств. Передовые технологические решения, применяемые в микропроцессорах SuperH, так же используются и в микроконтроллерах для широкого круга применений, например управление производственными процессами и автоматизация домов и офисов. Привлекательными сторонами микросхем семейства SuperH являются не только высокая производительность и эффективное энергопотребление, но так же, хороший набор встроенной периферии и высокая плотность программного кода. Таким образом, семейство микроконтроллеров и микропроцессоров SuperH было и остается наилучшим выбором для разработчиков встраиваемых систем.



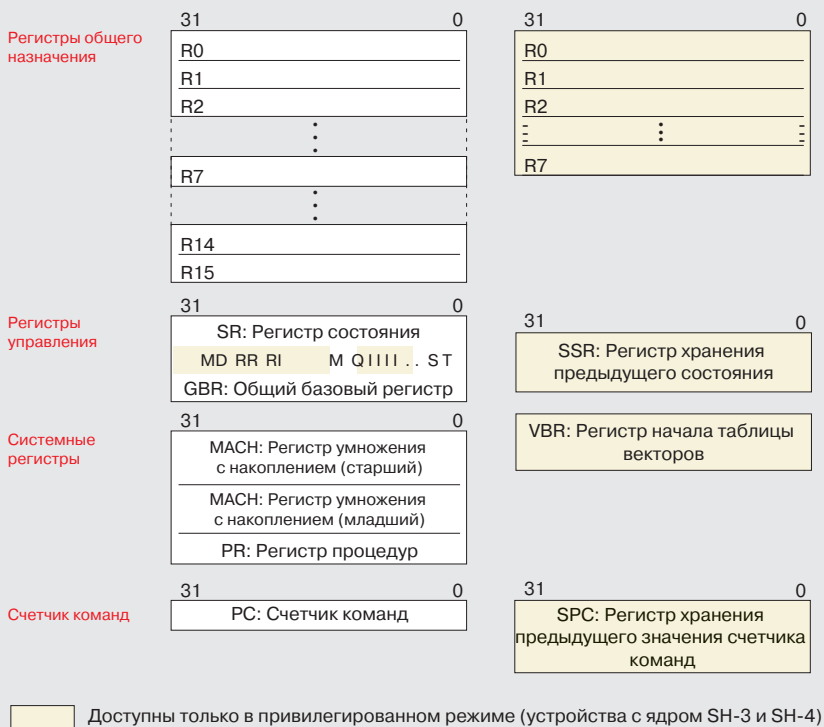
Архитектура семейства SuperH: общие характеристики

Набор команд RISC-типа

- Длина кода команды: команды фиксированной длины 16 бит, что позволяет улучшить эффективность кода
- Архитектура типа «загрузка/сохранение» (основные арифметические и логические операции производятся между регистрами)
- Команды отложенного (с циклом задержки) безусловного перехода устраняют нарушения хода выполнения команд в конвейере
- Набор команд оптимизирован для лучшей компиляции языка Си.



Модель программирования SuperH



Регистры ЦПУ

- Шестнадцать 32-разрядных регистров общего назначения
- До 7 управляющих регистров и 4 служебных регистра для реализации быстрых переходов и быстрой реакции на прерывания

Эффективная схема кэширования в приборах всех серий

- Использование алгоритма LRU для увеличения частоты успешных обращений к кэш-памяти
- Архитектура кэш-памяти каждой линейки оптимизирована для достижения наилучшего соотношения время ожидания/коэффициент неудачных обращений к кэш-памяти: например, приборы с ядром SH-4A имеют отдельные блоки 4-канальной модульно-ассоциативной кэш-памяти для команд и данных (по 32 Кбайт каждый) для достижения большей производительности

Модуль аппаратного умножителя/сумматора

- 16 бит x 16 бит + 42 бита (приборы с ядром SH-1)
- 32 бита x 32 бита + 64 бита (приборы с ядрами SH-2, SH-3, SH-4)

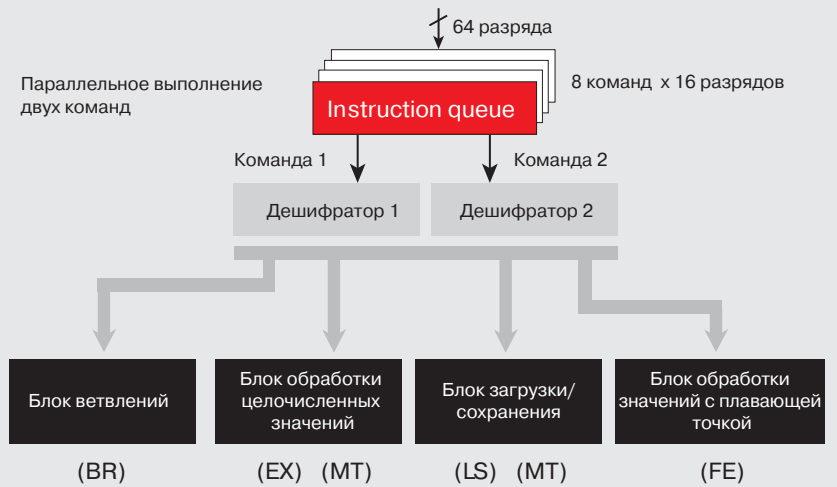
Выполнение команд

- Вычислительная архитектура: одна команда на такт
- Оптимизированная архитектура (последние модели с ядрами SH-2A/SH-4/SH-4A): до двух команд за такт
- 5-ступенчатый конвейер команд (7-ступенчатый в SH-4A)

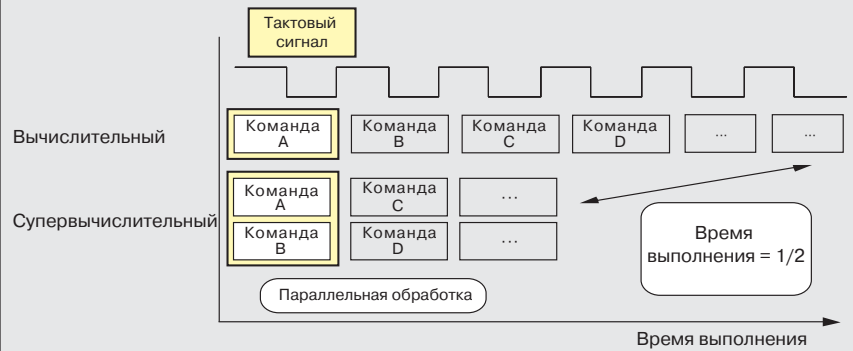
Модуль управления памятью (MMU) для операционных систем реального времени (SH-3 и выше)

- Адресное пространство 4 Гбайт, 256 идентификаторов адресного пространства (8-разрядные идентификаторы)
- Одиночный и множественный режимы виртуальной памяти
- Поддерживает различные размеры страниц памяти: 1 Кбайт, 4 Кбайт, 64 Кбайт, 1 Мбайт
- 4-входовый полностью ассоциативный буфер быстрого преобразования адреса (TLB) для команд
- 64-входовый полностью ассоциативный буфер быстрого преобразования адреса (TLB) для команд и операндов
- Поддерживает алгоритмы программно-управляемого и произвольного замещения
- Можно напрямую обратиться к содержимому TLB посредством отображения адресов

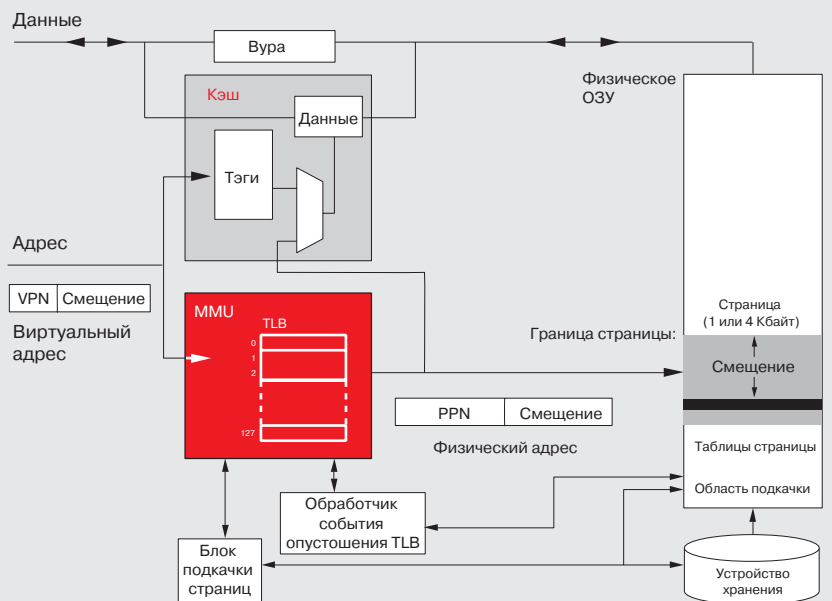
Двухканальная суперскалярная архитектура SH-2A/SH-4/SH-4A



Суперскалярные операции



Блок-схема модуля MMU

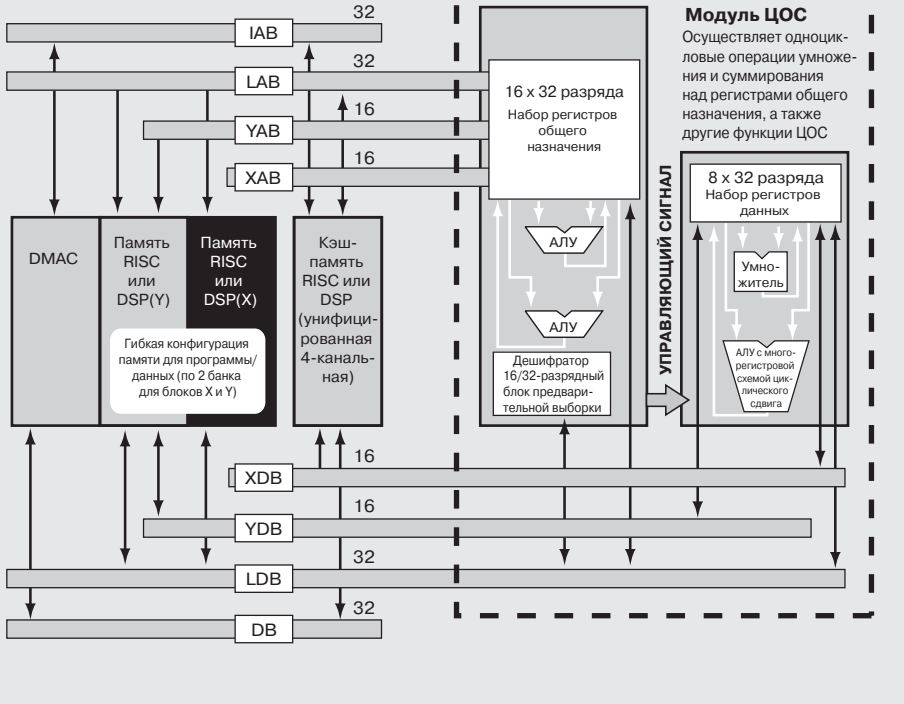


Архитектура ядра SH2-DSP

Один ЦПУ с двумя исполнительными блоками

Структура с 4 шинами

Параллельное выполнение 1 выборки из памяти программ и 2 обращений к данным
Допускается фоновый режим ПДП



- Выполняет алгоритм КИХ-фильтра с T-отсчетами за T тактов
- Одновременный доступ к двум шинам данных и одной шине команд

Регистры блока DSP

- Два 40-разрядных регистра данных, шесть 32-разрядных регистров данных
- Регистр модуля (MOD, 32-разрядный) добавлен в группу управляющих регистров
- Счетчик повторений (RC) добавлен к группе регистров состояния (SR)
- Регистр начала повтора (RS, 32-разрядный) и регистр конца повтора (RE, 32-разрядный) добавлены в группу управляющих регистров

Основные команды DSP

- Арифметика с насыщением
 - Предотвращает переполнения и потерю значимости
 - Результат, разрядность которого превышает разрядность регистра, преобразуется к максимально возможному значению (например, $h'FF' + h'01' = h'FF'$)
- «Защитные» биты
 - Исполнительный блок DSP имеет два 40-битных регистра, обеспечивающих дополнительные 8 бит для обработки результата в случае переполнения или потери значимости

- Независимые операции сложения и умножения
 - Умножение с последующим прибавлением тех же данных либо умножение с последующим прибавлением двух отдельных значений
- Выполняет четыре независимые операции одновременно
 - Умножение, сложение, пересылка x, пересылка y
 - Подходит для реализации КИХ-фильтров

Облегчает программирование и упрощает разработку

- Многозадачность вместо многопроцессорности
- Исключает межпроцессорный обмен
- Одна программно/аппаратная среда разработки

Особенности архитектуры гибридных RISC/DSP-процессоров семейства SuperH

Набор команд совместим «снизу вверх» с микроконтроллерами семейства SuperH

- Совместимость «снизу вверх» с микроконтроллерами на ядре SH-1, SH-2, SH-3 (для SH3-DSP)
- Компактный код с 16/32-разрядными командами (32-разрядный код только у команд DSP)

Объединенный RISC/DSP ЦПУ, оптимизированный по потреблению и стоимости

- Потребляемая мощность увеличилась менее чем на 5% по сравнению с обычным (не DSP) ядром SH
- Размер кристалла увеличился менее чем на 10% по сравнению с обычным (не DSP) ядром SH

- Унифицированная структура памяти программ и данных для RISC- и DSP-операций

Полнофункциональный 16-разрядный целочисленный модуль цифровой обработки сигналов (DSP)

- Параллельно выполняет 4 независимые операции
- Операции 16 бит x 16 бит выполняются за один такт
- Гарвардская архитектура: выборка одной команды и двух слов данных за один такт
- Организация циклов с автоматической проверкой условия завершения (zero-overhead looping), кольцевой буфер, реализация арифметики с насыщением (saturation arithmetic)

Добавляет эффективность DSP-операций к возможностям архитектуры SuperH

Особенности математического сопроцессора семейства SuperH для вычислений с плавающей точкой

Поддерживает вычисления с одинарной (32 разряда) и двойной (64 разряда) точностью

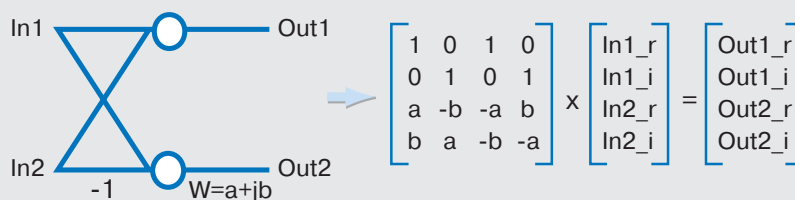
- 10-ступенчатый конвейер команд операций с плавающей точкой (SH-4A)
- Поддерживает типы данных и исключения в соответствии со стандартом IEEE754
- Регистры для работы с плавающей точкой: 32 разряда x 16 слов x 2 банка
- Числа с одинарной точностью x 16 слов x 2 банка или числа с двойной точностью x 8 слов x 2 банка
- 32-разрядный регистр взаимосвязи ЦПУ–FPU (FPUL)
- Поддерживает команду FMAC (умножение с накоплением)
- Поддерживает команды FDIV (деление) и FSQRT (вычисление квадратного корня)
- Команды работы с 3D-графикой (только одинарная точность)
- Преобразование четырехмерного вектора и матричные операции (FTRV): 4 такта (шаг), 8 тактов (задержка)
- Скалярное произведение четырехмерных векторов (FIPR): 1 такт (шаг), 5 тактов (задержка)
- Время выполнения команд
 - Задержка (FMAC/FADD/FSUB/FMUL): 3 такта (одинарная точность), 8 тактов (двойная точность)
 - Шаг (FMAC/FADD/FSUB/FMUL): 1 такт (одинарная точность), 6 тактов (двойная точность)

128-разрядный блок векторных операций с плавающей точкой: DSP/SIMD-команды

КИХ-фильтр с 16 отводами и окном в 40 выборков (1,6 MAC-операций за такт)

$$\begin{bmatrix} Y_i \\ Y_{i+1} \\ Y_{i+2} \\ Y_{i+3} \end{bmatrix} = \begin{matrix} \text{ЭТАП 1} \\ \begin{bmatrix} X_i & X_{i+1} & X_{i-2} & X_{i-3} \\ X_{i+1} & X_i & X_{i-1} & X_{i-2} \\ X_{i+2} & X_{i+1} & X_i & X_{i-1} \\ X_{i+3} & X_{i+2} & X_{i+1} & X_i \end{bmatrix} \times \begin{bmatrix} c0 \\ c1 \\ c2 \\ c3 \end{bmatrix} + \dots + \begin{matrix} \text{ЭТАП 4} \\ \begin{bmatrix} X_{i-12} & X_{i-13} & X_{i-14} & X_{i-15} \\ X_{i-11} & X_{i-12} & X_{i-13} & X_{i-14} \\ X_{i-10} & X_{i-11} & X_{i-12} & X_{i-13} \\ X_{i-9} & X_{i-10} & X_{i-11} & X_{i-12} \end{bmatrix} \times \begin{bmatrix} c12 \\ c13 \\ c14 \\ c15 \end{bmatrix} \end{matrix}$$

1024-точечное БПФ по основанию 2 (35,4 такта)



Базовая операция алгоритма с прореживанием по частоте

Универсальность сопроцессора с плавающей точкой

УМНОЖЕНИЕ

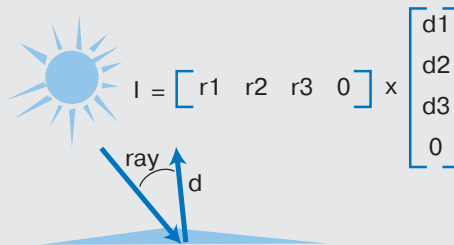
Умножение при расчете геометрии в 3D-графике

$$\begin{bmatrix} Y1 \\ Y2 \\ Y3 \\ 1 \end{bmatrix} = \begin{bmatrix} c11 & c12 & c13 & c14 \\ c21 & c22 & c23 & c24 \\ c31 & c32 & c33 & c34 \\ c41 & c42 & c43 & c44 \end{bmatrix} \times \begin{bmatrix} x1 \\ x2 \\ x3 \\ 1 \end{bmatrix}$$

Эта операция умножения матрицы на вектор может осуществляться одной командой (FTRV) каждые 4 такта

СКАЛЯРНОЕ ПРОИЗВЕДЕНИЕ ДВУХ ВЕКТОРОВ

Процесс вычисления освещенности поверхности в зависимости от угла падения лучей источника света



Операция вычисления скалярного произведения векторов может осуществляться одной командой (FIPR) каждый такт

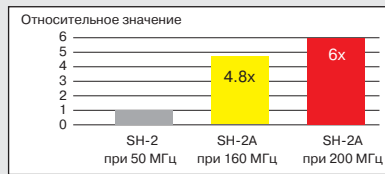
Мощный 4-канальный блок FPU для обработки 3D-графики

Усовершенствования в ядре SH-2A

Более высокая производительность

Супервычислительное ядро дает 1.5-кратный прирост производительности при той же тактовой частоте

SH-2A = 6-кратный прирост производительности по сравнению с SH-2



Меньшее время реакции на прерывания

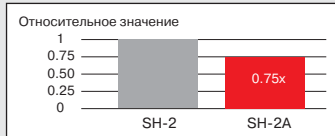
SH-2: 37 тактов, SH-2A: 6 тактов

SH-2A = 25-кратное уменьшение времени отклика по сравнению с SH-2



Более компактный код программы

Улучшенный C-компилятор в сочетании с расширенным набором команд позволяет уменьшить размер кода на 25%

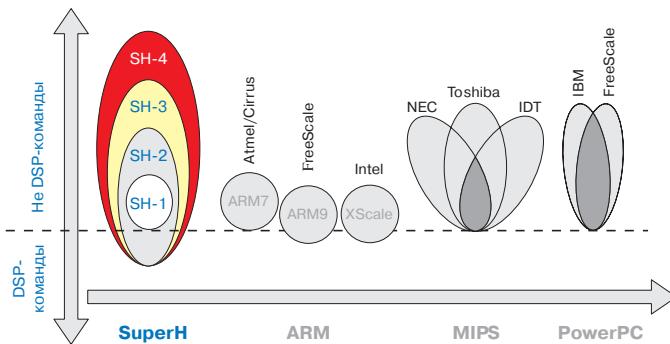


Усовершенствования в ядре SH-4A

	SH-4A	SH-4
Более высокая производительность при меньшем потреблении	600 МГц при 1,25 В	240 МГц при 1,5 В
Усовершенствованная микроархитектура	Супервычислительная, 7-ступенчатый конвейер	Супервычислительная, 5-ступенчатый конвейер
Усовершенствованная архитектура блока FPU	10-ступенчатый конвейер	5-ступенчатый конвейер
Большой размер кэш-памяти	32/32 Кбайт кэш-память ввода/вывода, 4-канальная, модульно-ассоциативная	16/32 Кбайт кэш-память ввода/вывода, 2-канальная, модульно-ассоциативная
Шинная архитектура с большей пропускной способностью	SuperHyway, 3 независимых шины	Общая шина
Структура системы команд	103 команды	91 команда

ОСНОВНЫЕ АРГУМЕНТЫ В ПОЛЬЗУ ВЫБОРА СЕМЕЙСТВА SuperH

Программная совместимость «снизу вверх»



■ Полная программная совместимость «снизу вверх»

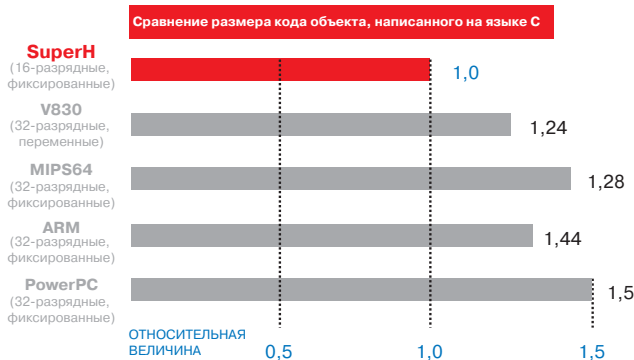
Все серии процессоров SuperH программно совместимы снизу вверх. Это свойство позволяет ускорить разработку и выход продукции на рынок, причем все инженерные и программные наработки можно будет использовать в будущем, тем самым, снижая расходы на разработку.

- Широкий диапазон производительности процессоров от 10 до 1080 MIPS
- Большой выбор моделей внутри каждой серии

■ Наиболее эффективный код

- 16-разрядные команды обеспечивают высокую плотность кода
- Экономия памяти составляет до 40% , в отличие от ситуации с использованием 32-разрядных команд
- Увеличение данных в кэш-памяти на 40% , в отличие от ситуации с использованием 32-разрядных команд
- Удвоение числа команд, выдаваемых на шину SDRAM

Эффективность кода SuperH



ОСНОВНЫЕ АРГУМЕНТЫ В ПОЛЬЗУ ВЫБОРА СЕМЕЙСТВА SuperH

■ Сбалансированное соотношение энергопотребление/производительность

Если рассеиваемая кристаллом мощность будет слишком большой, то, несмотря на высокое быстродействие, обеспечиваемое микроконтроллерами семейства SuperH, их нельзя будет использовать в портативных приложениях. Поэтому компания Renesas разработала RISC- и RISC/DSP-приборы, изготавливаемые по экономичной субмикронной КМОП технологии, которые могут работать при пониженном напряжении питания. Малая величина статического рабочего тока достигается всеми современными схемными решениями; малая величина динамических токов гарантируется алгоритмом работы и принципиальной схемой устройства.

- Методы снижения потребляемой мощности, использованные при разработке кэш-памяти
 - Усилители считывания используют схемные решения SRAM, что уменьшает перепады напряжения на числовой шине; в свою очередь, это позволяет работать при меньших токах, не жертвуя производительностью
 - Схема с уникальным методом активации кэш-памяти минимизирует потребление за счет подключения усилителей считывания только к тому блоку кэш-памяти, к которому происходит обращение; этот механизм позволяет на 75% уменьшить ток, потребляемый кэш-памятью данных
- Программно-управляемые механизмы снижения энергопотребления
 - Каждая линейка микроконтроллеров предлагает на выбор несколько методов снижения потребления, включая режимы «Ожидание» (Standby) и «Сон» (Sleep), управление тактовой частотой и избирательное отключение узлов микроконтроллера
 - Малые рабочие токи и токи в режиме «Ожидание» увеличивают срок службы батарей

■ Высокая степень интеграции

Предлагая широкий выбор объемов встроенной памяти и периферийных устройств в серии SuperH, компания Renesas позволяет, как сделать более компактные устройства, так и снизить стоимость системы в целом.

- Большой объем и высокое быстродействие встроенной памяти: до 1 Мбайт встроенной Флэш-памяти, до 128 Кбайт встроенного ОЗУ, а также до 32 Кбайт кэш-памяти команд и до 32 Кбайт кэш-памяти данных
- От 4 до 12 каналов ПДП (DMA), от 2 до 5 интерфейсов SCI, 16-разрядные и 32-разрядные таймеры (от 3 до 34 каналов), до 149 линий ввода/вывода, часы реального времени, аналоговые интерфейсы (от 4 до 32 каналов), I2C, CAN (до 2 каналов) и др.

- Все процессоры семейства SuperH допускают подключение внешней памяти. Встроенный контроллер внешней шины (BSC) обеспечивает специализированные входы/выходы, а также режимы работы с микросхемами внешней памяти различных типов, разрядности и быстродействия (8/16/32-разрядный интерфейс с микросхемами DRAM, SDRAM, DDR-SDRAM, Флэш-ПЗУ, EEPROM и др.)

■ Наилучшее соотношение цена/производительность

Архитектура SuperH имеет прекрасное соотношение производительность/цена (Dhrystone MIPS/\$). 16-разрядный набор команд, используемый данной архитектурой, снижает требования, предъявляемые к объему системной памяти, что уменьшает общую стоимость разработки встраиваемых систем.

■ Превосходная поддержка операций с плавающей точкой и цифровой обработки сигналов

- В процессоры семейства SuperH встроена поддержка операций с плавающей точкой (SH-2A, SH-4, SH-4A) и DSP (SH2-DSP, SH3-DSP), что позволяет уменьшить общую стоимость системы и ее энергопотребление
- Модуль арифметики с плавающей точкой (FPU) в микроконтроллерах с ядром SH-4 идеально подходит для приложений компьютерной графики и может использоваться для эффективной реализации мультимедийных и сетевых функций

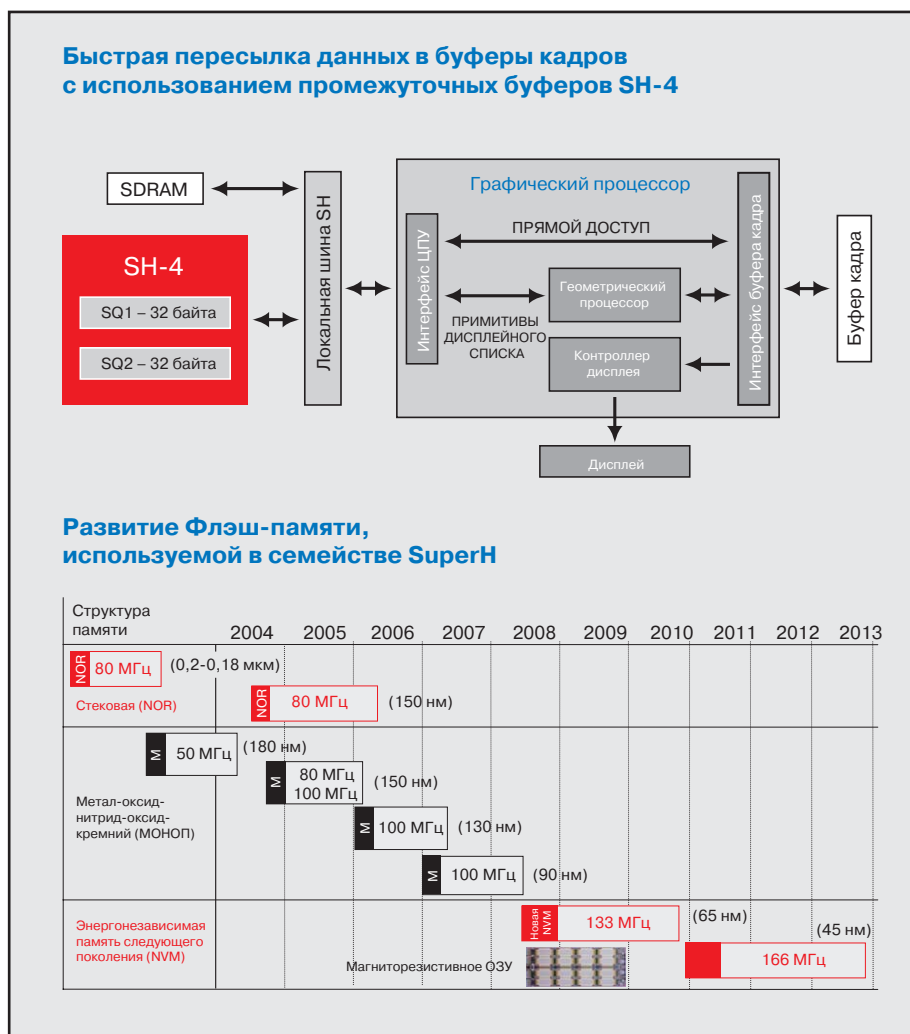


ОСНОВНЫЕ АРГУМЕНТЫ В ПОЛЬЗУ ВЫБОРА СЕМЕЙСТВА SuperH

Возможности по работе с 2D- и 3D-графикой

RISC-микропроцессоры SuperH, в том числе и модели с блоком FPU, превосходно справляются с обработкой графической информации, что позволяет выпускать продукцию с большим количеством различных функций по сбалансированным ценам. Системы, построенные на базе процессоров с другой архитектурой, требуют применения отдельной СБИС графического ускорителя, что увеличивает сложность системы и ее конечную стоимость.

- Оптимизированная архитектура (SH-2A, SH-4 и SH-4A)** — Позволяет выполнять операции с плавающей точкой независимо от остальных операций. Такой подход оптимизирует производительность графических вычислений и сводит к минимуму эффекты мерцания и потери скорости вывода изображения.
- Передача пары слов одинарной точности** — Для пересылки данных можно использовать команды пересылки парных значений, которые одновременно пересылают два числа одинарной точности (32 бита каждое), что позволяет увеличить производительность в 2 раза.
- Векторные/матричные вычисления** — Эффективность обработки данных обеспечивается параллельным выполнением четырех операций умножения и одной операцией сложения.
- Команды работы с графическими примитивами** — Для обеспечения высокой скорости вычислений с минимальными затратами аппаратных средств команды работы с графическими примитивами осуществляют приближенное вычисление значений.
- Ядро SH-4 поддерживает два 32-байтных промежуточных буфера (Store Queue — SQ) для выполнения быстрой пакетной записи во**



внешнюю память. Пока содержимое одного буфера пересылается во внешнюю память, данные заносятся в другой буфер. Эта функция особенно полезна при пересылке видео, графики или содержимого дисплейного списка в буфер кадра графического процессора.

Лидирующие позиции в технологии флэш-памяти микроконтроллеров SuperH

Встроенная флэш-память четвертого поколения, производство которой было начато в 2002 году,

характеризуется временем доступа, равным одному такту.

- Техпроцесс с нормами 0,18 мкм, объем флэш-памяти до 1 Мбайт
- Время доступа составляет 12,5 нс на тактовой частоте 80 МГц
- Диапазон рабочих температур от -40 до $+125^{\circ}\text{C}$
- Минимальный ресурс до 10 000 циклов стирания/записи

ОСНОВНЫЕ АРГУМЕНТЫ В ПОЛЬЗУ ВЫБОРА СЕМЕЙСТВА SuperH

■ Стандартные готовые решения SuperH

Отлаженное микропрограммное обеспечение от компании Renesas и испытанные платы-прототипы представляют собой законченные решения, применение которых может сократить количество используемых микросхем и свести к минимуму стоимость конечной системы, не жертвуя при этом производительностью. Кроме того, эти решения позволяют ускорить выход продукции на рынок.

■ SuperH обеспечивает широкую поддержку ОС

- Микроконтроллеры семейства SuperH поддерживают широкий диапазон операционных систем для реализации самых разных приложений

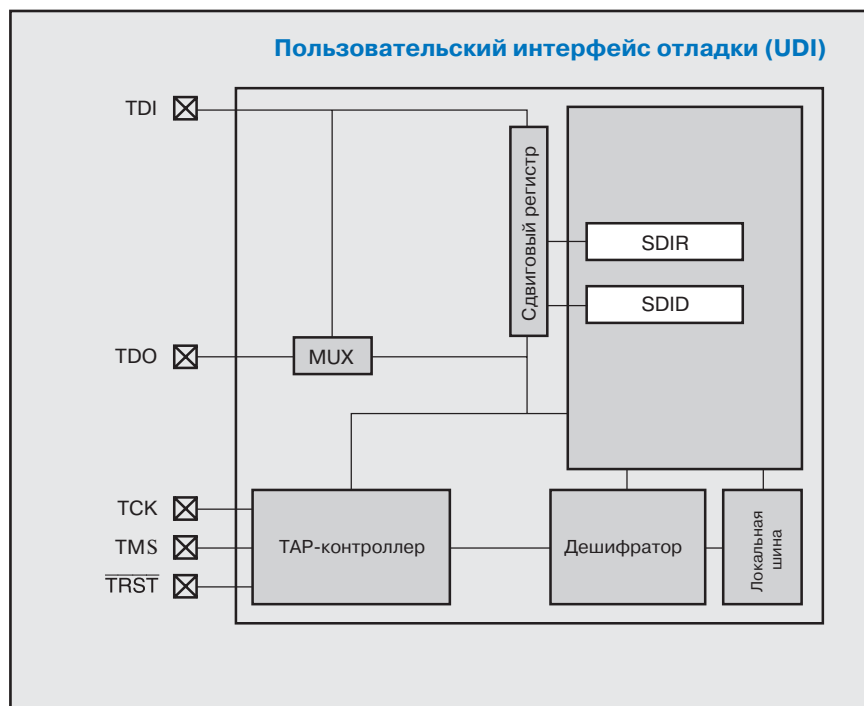
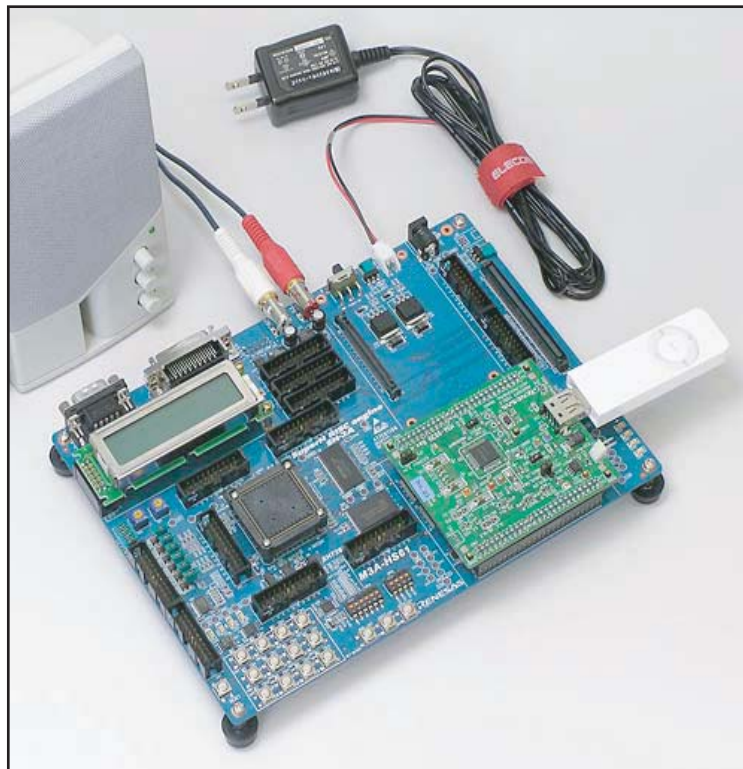
■ Развитый контроллер внутрисхемной отладки

- Аппаратный контроллер останова обеспечивает от 2 до 4 независимых аппаратных точек останова
- Блок Advanced User Debug (AUD) в устройствах с ядром SH-3 и SH-4 предоставляет возможность трассировки
- Сторонние компании предлагают широкий спектр инструментальных средств, поддерживающих внутрисхемную отладку микроконтроллеров семейства SuperH путем использования встроенных аппаратных ресурсов в отладочной среде операционных систем реального времени
- Язык BSDL JTAG поддерживается ядрами SH-3, SH3-DSP, SH-4 и SH-4A [JTAG = Joint Test Action Group — стандарт, разработанный для реализации функций периферийного сканирования. BSDL = Boundary Scan Debug Layer — язык описания средств периферийного сканирования]
- Имеются эмуляторы компании Renesas и сторонних производителей
- Среды разработки производятся компанией Renesas, а также сторонними производителями

■ Пользовательский интерфейс отладки (UDI)

- Используется внутрисхемными эмуляторами E10A-USB и E200F (см. стр. 20)
- Основной блок эмулятора подключается к системе пользователя через порт UDI

Пример мультимедийного устройства на базе SuperH

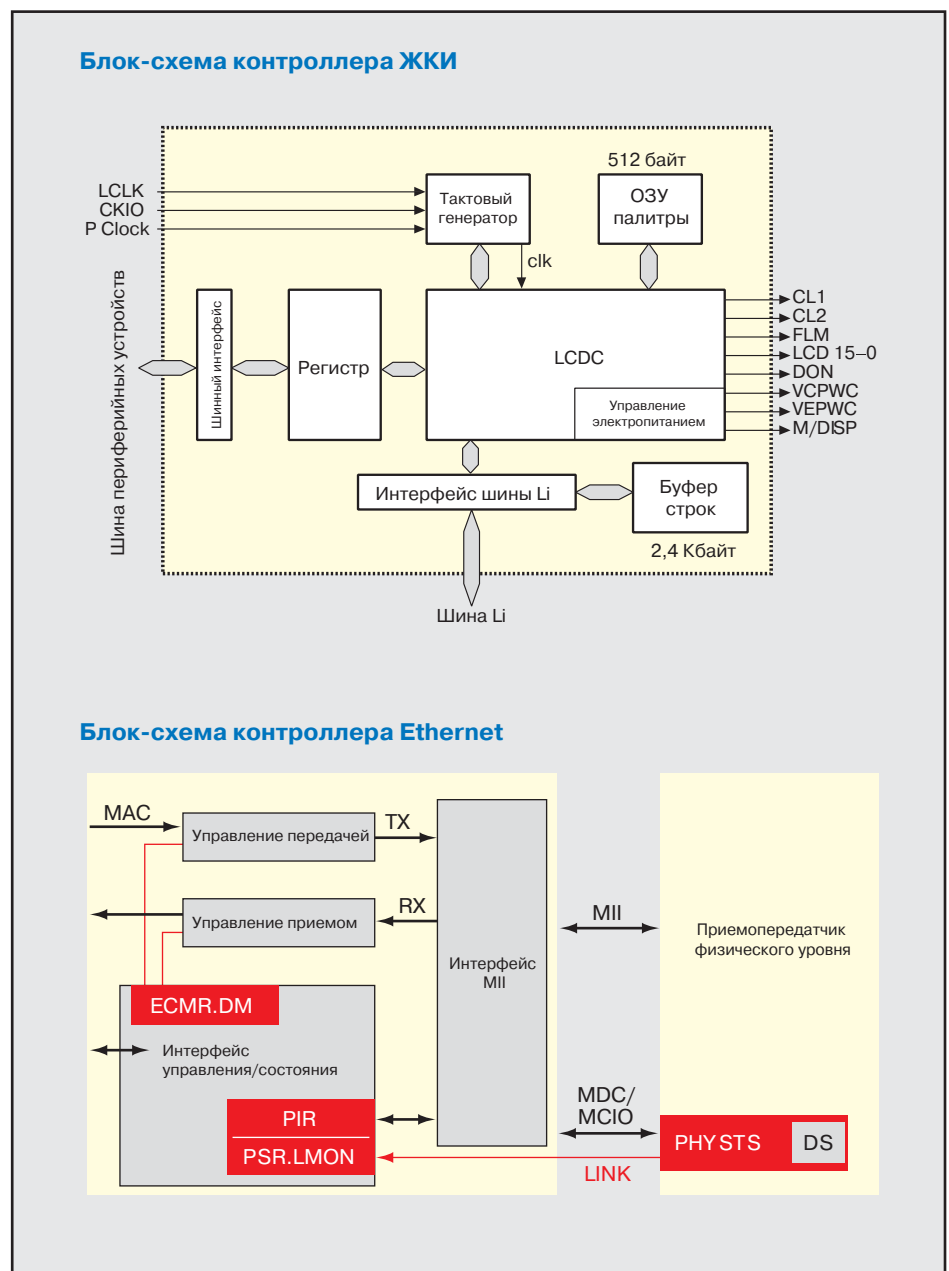


■ Контроллер ЖКИ

- Поддерживает матрицы с разрешением от 16x1 до 800x600 (SVGA) точек
- Глубина цвета 1/2/4/6/8/16 bpp (бит на пиксель) с 18-битной цветовой палитрой
- Оттенки серого глубиной 1/2/4 bpp
- 8-разрядный контроллер частоты кадров
- Поддерживает стандарты данных для ЖК панелей STN/dual-STN/TFT (разрядность шины 8/12/16/18 бит)
- Поддерживает изменение размера пакета при чтении из синхронного динамического ОЗУ для достижения высоких скоростей считывания данных
- Поддерживает, если это необходимо, инвертирование выходного сигнала для соответствия полярности входного сигнала ЖК панели
- Имеется режим аппаратного поворота для использования ЖК панелей горизонтального формата в качестве панелей вертикального формата
- Функция управления питанием
- В контроллере ЖКИ применена унифицированная архитектура памяти, поэтому данные выводимого изображения хранятся в системной памяти

■ MAC-контроллер Ethernet

- Функции уровня MAC (Media Access Control)
 - Формирование/разбор кадра данных (совместимого со стандартом IEEE802.3)
 - Управление каналом по методу CSMA/CD (предотвращение коллизий, принятие решений в случае возникновения таковых)
 - Обработка CRC/PAD
 - Встроенный FIFO-буфер (по 2 Кбайт для передатчика и приемника)
 - Поддерживает полнодуплексную и полудуплексную передачу данных

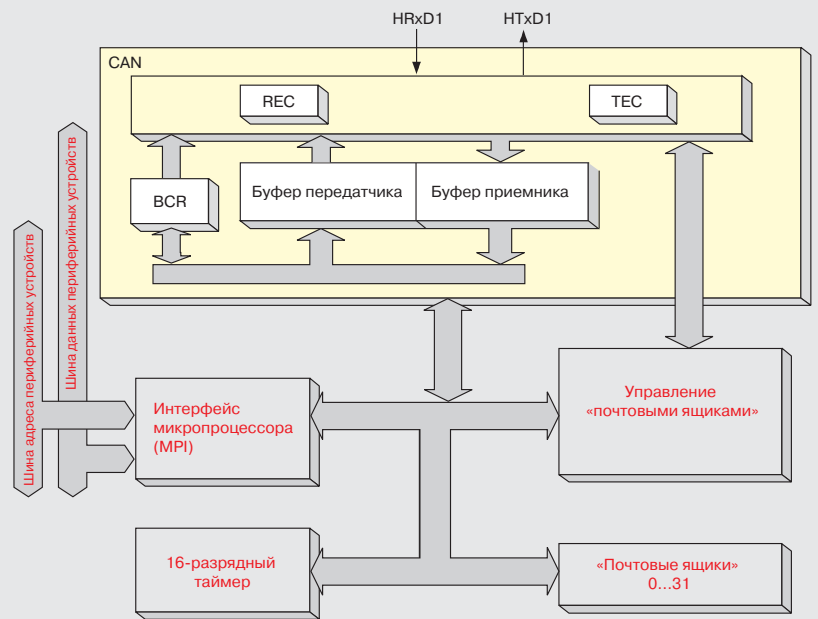


- Короткие/длинные пакеты
- Совместим со стандартом МП (Media Independent Interface — независимый интерфейс среды передачи данных)
 - Преобразует поток 8-битных данных уровня MAC в поток 4-битных данных МП
 - Функции управления станцией связи (STA)
 - 18 сигналов с ТТЛ-уровнями (5-В или 3,3-В интерфейс)
- Изменяемая скорость передачи: 10/100 Мбит/с (зависит от возможностей микросхемы приемопередатчика, реализующего протокол физического уровня)
- Функция MagicPacket™ (с выходным сигналом «wake-on-LAN»)
- Интерфейс ассоциативной памяти (Contents Addressable Memory — CAM)

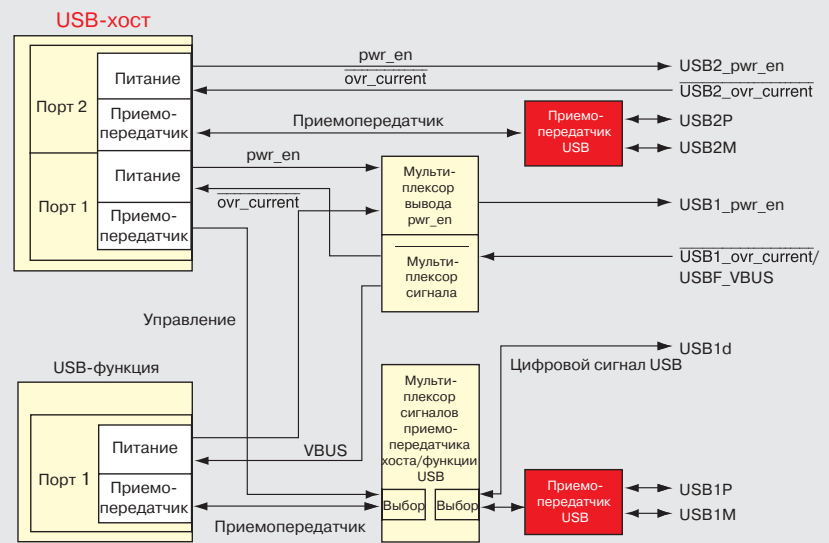
■ Контроллер шины CAN (Controller Area Network)

- Соответствует спецификации Bosh 2,0B active
 - Метод кодирования данных: NRZ (без возврата к нулю) с функцией битстаффинга
 - Система рассылки широковещательных сообщений
 - Канал передачи: двунаправленная двухпроводная последовательная передача данных
 - Скорость обмена данными: до 1 Мбит/с (при тактовой частоте 40 МГц)
 - Размер пакета данных: от 0 до 8 байт
- Количество каналов: 1 или 2
- Количество буферов данных: 32 (1 буфер только на прием, а остальные могут использоваться как на прием, так и на передачу)
- Передача данных: два метода
 - По номеру «почтового ящика» (буфера) — от старшего к младшему
 - По приоритету сообщения (значению идентификатора) — от старшего к младшему
- Поддерживает 12 прерываний ЦПУ
- Поддерживает 7 режимов работы
- 16-разрядный асинхронный таймер (FRT) с гибким выбором источников тактового сигнала и предварительным делителем
- Другие особенности
 - Контроллер передачи данных DTC может быть активирован при приеме сообщения «почтовым ящиком»

Блок-схема контроллера CAN



Блок-схема контроллера USB



■ Контроллер универсальной последовательной шины (USB)

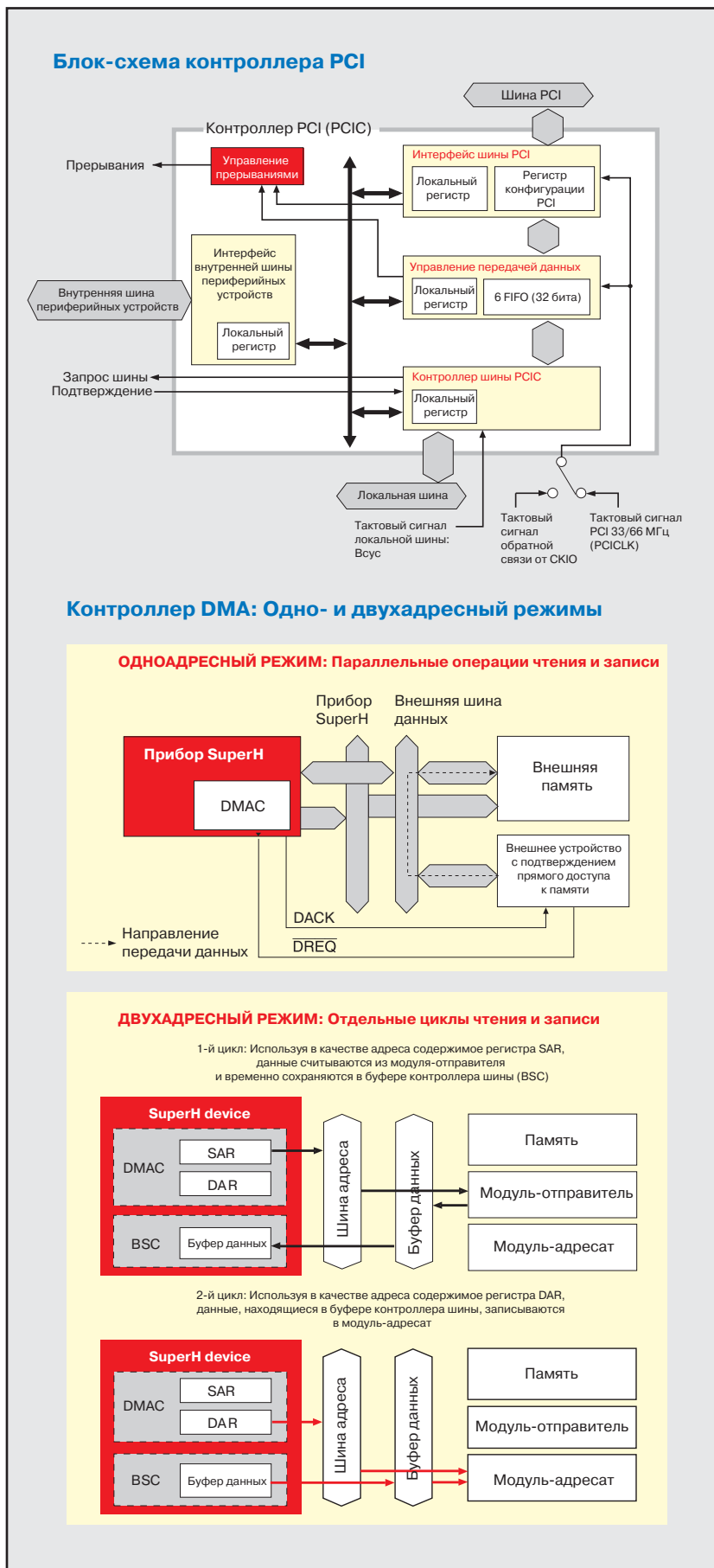
- Соответствует спецификации USB 2.0
- Четыре типа передач (управляющие, по прерыванию, массивов данных, изохронные)
- Функция корневого хаба
- Обеспечивает работу в полноскоростном (12 Мбит/с) и низкоскоростном (1,5 Мбит/с) режиме
- Обнаружение перегрузки по току
- Можно задать до 127 (в режиме хоста) и 4 (в режиме функции) конечных точек
- Встроенный приемопередатчик (управляется хостом или функцией)

■ Контроллер шины PCI

- Совместим с шиной PCI, работающей на частоте 33/66 МГц
- Совместим с 32-битной шиной PCI
- До 4 мастеров шины PCI при частоте 33 МГц или один мастер шины PCI при частоте 66 МГц
- Управление арбитражем как функция PCI-хоста
- Может работать как мастер или как ведомое устройство
- При работе в качестве мастера поддерживает передачу данных в режимах PIO и DMA
- Четыре канала DMA
- Шесть внутренних FIFO (32 бит x 16) (один для чтения ведомого устройства, один для записи ведомого устройства и четыре для DMA-передачи)
- В качестве внешней памяти для передачи данных по шине PCI можно использовать микросхемы SRAM, DRAM, SDRAM, DDR-SDRAM и MPX
- 32- или 16-разрядная шина данных для передачи данных по шине PCI (32-разрядная шина при использовании микросхем SDRAM или DDR-SDRAM)
- Поддерживает локальные шины с форматами big-endian (обратный порядок байтов) и little-endian (прямой порядок байтов) (шина PCI использует формат little-endian, в то время как внутренняя шина периферийных устройств — формат big-endian)

■ Контроллер DMA (DMAC)

- До 12 каналов передачи
- Размер пакета передаваемых данных 8/16/32/64 бита или 32 байта
- Два режима адресации (одноадресный или двухадресный); два режима работы шины (циклический захват или пакетный режим)
- Два способа распределения приоритетов каналов DMAC: фиксированные приоритеты и циклическая смена приоритетов



- По завершении требуемого числа пересылок можно послать ЦПУ запрос на прерывание
- Поддерживаются различные запросы на передачу:
 - Внешний запрос
 - Запрос от встроенных периферийных устройств (запросы на передачу от модулей SCI, SCF и TMU могут посылаться для всех каналов)
 - Автозапрос (запрос на передачу автоматически формируется самим модулем DMAC)
- Функции каналов: для каждого канала можно задать различные режимы передачи

■ Контроллер шины CAN (Controller Area Network)

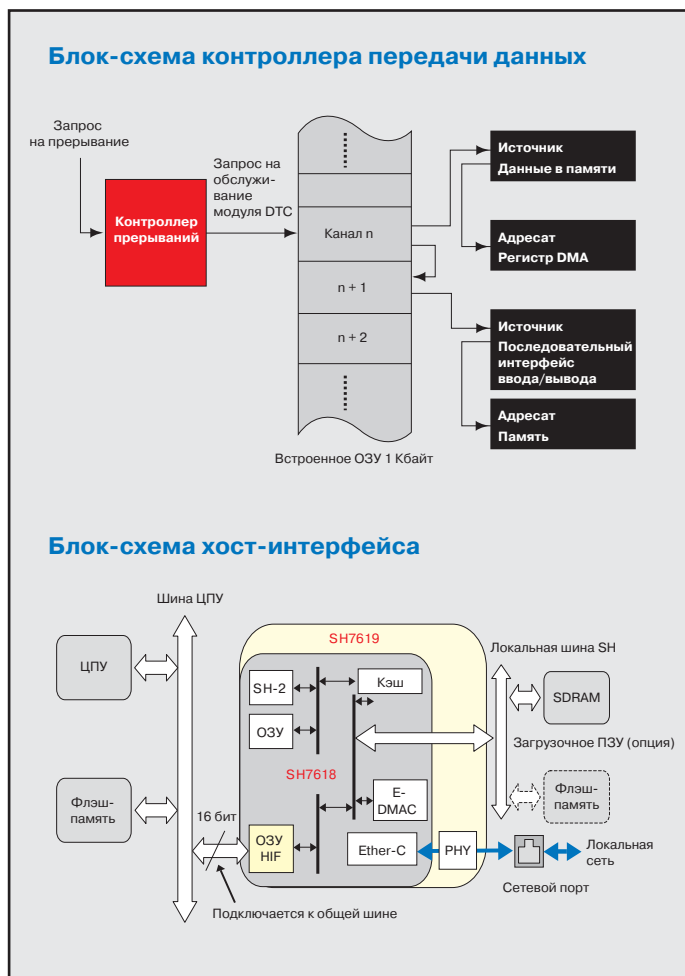
- Возможна передача по любому числу каналов
- Три режима передачи: обычный, циклический и пакетный
- Один источник запуска может активировать несколько передач (цепочечная передача)
- Непосредственное указание 32-битного адреса во всем адресном пространстве
- Допускается программная активация процесса передачи
- Данные можно передавать побайтно (8 бит) или пословно (16 или 32 бита)

■ Хост-интерфейс (HIF)

- Подключается к основному ЦПУ через параллельную шину
- Функция загрузки через HIF исключает необходимость в загрузочном ПЗУ

■ Таймер для управления двигателями (ММТ)

- 6 каналов формирования симметричных ШИМ-сигналов с возможностью задержки фронтов (формирование защитной паузы перед началом рабочего цикла)
- Неперекрывающиеся интервалы, формируемые счетчиками задания длительности защитной паузы, уменьшают пульсации и гармоники крутящего момента двигателей для увеличения КПД по напряжению
- Переключение выходов осуществляется синхронно с периодом ШИМ-сигнала
- Прекращение генерации ШИМ-сигнала по внешнему сигналу
- Программируемое значение (0...1) коэффициента заполнения ШИМ-сигнала
- Функции отключения выходов
- Регулировка несущей частоты для уменьшения потерь на переключение и снижения уровня низкочастотного шума



■ Многофункциональный таймер (MTU)

- До 12 каналов ШИМ с синхронным формированием сигналов
- Счет импульсов двухфазного кодера в прямом/обратном направлении
- Режим каскадирования для реализации 32-битного счетчика
- Высокая нагрузочная способность (15 мА) шести выходов; может напрямую управлять оптопарами
- Может генерировать сигнал запуска АЦП
- Защитная пауза может генерироваться автоматически

■ Аналоговые интерфейсы

- Многоканальный (от 4 до 32 каналов) 10-разрядный АЦП последовательного приближения
 - Точный контроль потребляемого тока для управления током
 - Три УВХ с максимальным временем преобразования 5,4 мкс
- 2-канальный 8-разрядный ЦАП

Обзор

Компания Renesas, а также многие сторонние производители предлагают разнообразные аппаратные и программные средства и оказывают всестороннюю техническую поддержку пользователей микроконтроллеров и микропроцессоров семейства SuperH. Продукция компании Renesas охватывает все этапы разработки встраиваемых систем на базе этих приборов.

- **Оценка** — Недорогие или вовсе бесплатные инструментальные средства компании Renesas позволяют легко оценить возможности микроконтроллеров семейства SuperH и протестировать сами средства, включая интегрированную среду разработки и отладки HEW (High-performance Embedded Workshop). Скачав бесплатную ознакомительную версию этого пакета, вы сможете убедиться в способности компилятора Renesas C/C++ генерировать эффективный код, а оценочные платы позволят вам проверить выполнение этого кода на гарантированно работающем оборудовании. Более того, прежде чем покупать программные и аппаратные средства разработки, вы можете научиться работать с ними при помощи виртуальной лаборатории Renesas Interactive.
- **Отладка** — Начиная работу над своим проектом, вы можете использовать тот же компилятор, который входит в состав

пакета HEW. Для отслеживания ошибок можно использовать либо встроенный модуль внутрисхемной отладки (OCD), или же полноценный внешний внутрисхемный эмулятор с поддержкой контрольных точек, трассировки, функцией измерения времени и коэффициента использования программного кода.

- **Программирование** — Для записи отлаживаемой программы в любой из микроконтроллеров семейства SuperH с внутренней флэш-памятью используйте программу Flash Development Toolkit компании Renesas, имеющую простой и удобный интерфейс.

Все инструментальные средства, необходимые для разработки приложений на базе микроконтроллеров и микропроцессоров семейства SuperH, можно приобрести у официальных дистрибьюторов компании Renesas. Эти средства создавались опытными специалистами компании, работавшими в тесном сотрудничестве с разработчиками самих микроконтроллеров. Их знание предмета и опыт являются гарантией того, что выпускаемые инструментальные средства обладают наилучшими характеристиками, а также обеспечены превосходной технической поддержкой.

Программное обеспечение

Интегрированная среда разработки компании Renesas

Пакет HEW (High-performance Embedded Workshop) представляет собой графическую среду для программного обеспечения компилятора C/C++, имеющую типичный для программ такого рода интерфейс. Все элементы интерфейса пакета HEW, такие как различные оконные меню, панели инструментов, строки состояния, плавающие окна и контекстные локальные меню, направлены на облегчение действий по созданию и управлению вашими проектами в области встраиваемого ПО. Помимо всего прочего, пакет HEW предоставляет следующие возможности:

- Создание и редактирование проекта
- Графическое конфигурирование утилит компилятора
- Сборка проекта
- Отладка
- Контроль версий

В среде HEW имеется интегрированный симулятор с расширенными возможностями, который позволит вам отлаживать код приложения даже при отсутствии соответствующих аппаратных средств. Помимо этого, набор инструментов компилятора C/C++, имеющийся в составе пакета, позволяет генерировать код, оптимизированный по скорости выполнения и/или по объему занимаемой памяти.

Единообразный интерфейс — различные функции

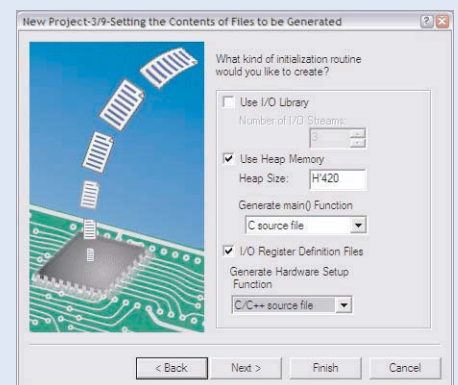
Вы можете быстро освоить мощные инструменты, необходимые для создания программы. Не последнюю роль в этом играют удобные средства управления данными инструментами.

Более того, эффективность вашей работы увеличивается за счет использования единообразного интерфейса, который имеет один и тот же вид для всех микроконтроллеров и микропроцессоров компании Renesas. Причем, интерфейс можно настроить таким образом, чтобы сформировать

среду, наиболее удобную для разработки данного конкретного приложения.

«Мастера» упрощают выполнение начальных этапов

Вы можете в кратчайшие сроки приступить к созданию проекта, используя различные «мастера» Генератора Проекта (Project Generator), имеющегося в составе пакета HEW. Воспользуйтесь их помощью в задании конфигурации, выборе объектов отладки и создании стартового кода.



Интегрированная среда разработки HEW 4

Менеджер проекта

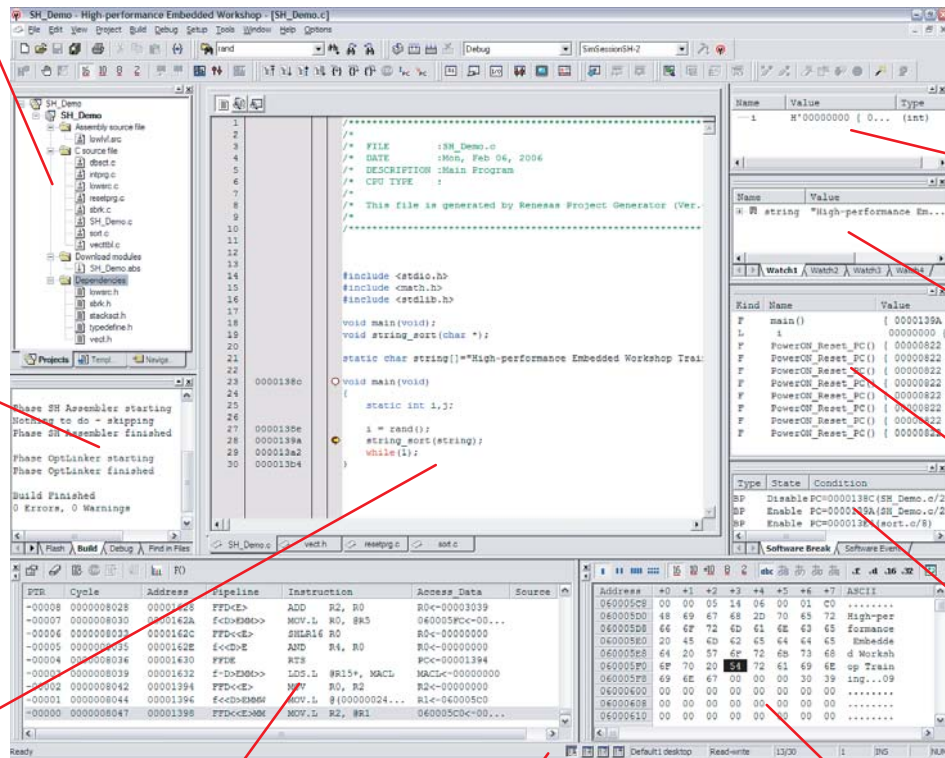
- Графический интерфейс для выбора опций компилятора/линкера
- Браузер функций
- Шаблоны кода, перетаскиваемые и вставляемые при помощи «Мыши»
- Компиляция проекта с использованием встроенного или внешнего компилятора

Окно сообщений

- Вывод системных сообщений
- Связано с исходным текстом в редакторе кода
- Ведение журнала контроля версий

Встроенный редактор

- Синтаксическая подсветка
- Позволяет одновременно открывать сразу несколько файлов
- Отладка на уровне исходных кодов



Полная трассировка шины данных ЦПУ

Виртуальный рабочий стол

- Переключение между различными комбинациями рабочих окон одним нажатием на кнопку

Просмотр памяти

- Подсветка измененных значений

Просмотр значений локальных переменных

Просмотр значений переменных C/C++

Просмотр состояния стека

Задание комбинированных условий останова программы

Новые функции, помогающие оптимизировать код программы

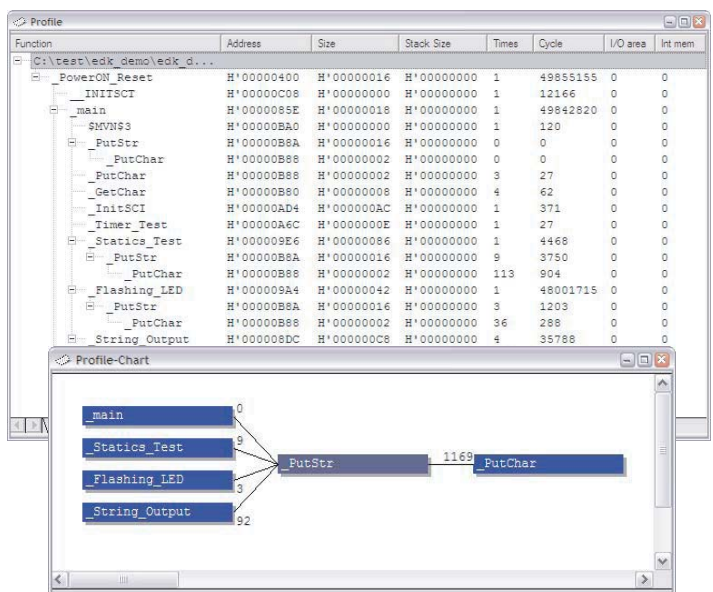
Встроенный симулятор/отладчик имеет специальные возможности и окна для исследования кода программы, полученного в результате компиляции:

- Окно профилирования кода (позволяет отображать статистическую информацию в текстовом и графическом виде)
- Анализ производительности
- Окно анализатора использования программного кода

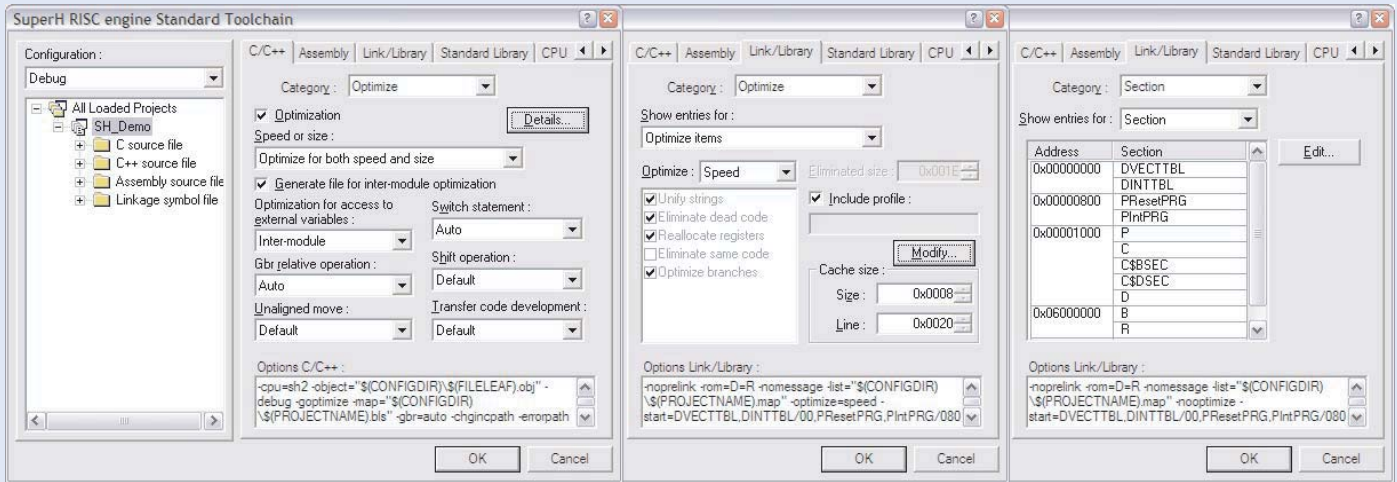
Вспомогательные инструментальные средства анализа помогут разобраться в функционировании и структуре вашей программы:

- Анализатор стека
- Программа для просмотра map-файла, генерируемого компоновщиком

Отображение данных профилировщика среды HEW в виде дерева и диаграммы



Диалоговые окна настройки параметров инструментов компилятора в среде HEW



■ Программное обеспечение (продолжение)

Программные средства генерации оптимизированного кода C/C++

Инструментальные средства Renesas (компилятор, ассемблер и компоновщик) полностью поддерживают спецификацию языка C++ и имеют обратную совместимость с языком C. В них реализованы расширения, позволяющие осуществлять полноценное управление встраиваемой системой средствами самого языка C, без использования ассемблерных вставок. К этим расширениям относятся:

- Подпрограммы обработки прерываний
- Условные регистровые операции
- Команда Sleep
- Псевдо-функции для вызова различных команд, таких как команда умножения с накоплением, а также команды сложения и вычитания
- Управление расширенными возможностями адресации и вызовов функций, заложенных в архитектуре устройств и системе команд

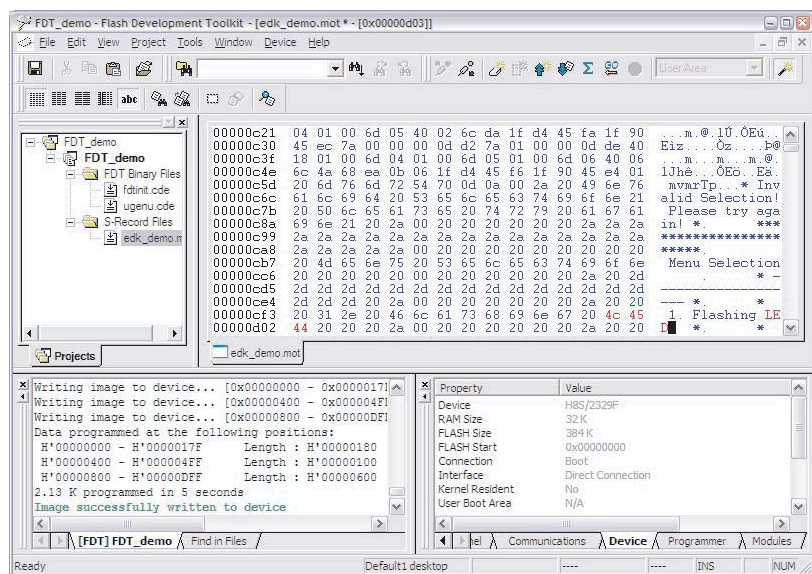
Оптимизирующий компоновщик формирует код, который включает в себя только действительно используемые блоки, выполняя глобальную оптимизацию всего приложения.

Бесплатная ознакомительная версия пакета HEW

Гибкая методика лицензирования, установленная компанией Renesas в отношении своей продукции, означает, что вы можете загрузить бесплатную ознакомительную версию пакета HEW с компилятором и использовать ее без ограничений в течение 60 дней. Такая возможность очень полезна для тестирования эффективности оптимизации компилятора и производительности архитектуры. По истечении этого срока размер генерируемого кода ограничивается

величиной 256 Кбайт, что, тем не менее, не мешает исследовать архитектуру микроконтроллеров или экспериментировать с периферийными устройствами. Используя младшие модели микроконтроллеров, можно даже разрабатывать полноценные приложения, поскольку ознакомительная версия отличается от полной только ограниченным размером кода.

Flash Development Toolkit



Интегрированные средства отладки пакета HEW

Модульная поддержка объектов отладки обеспечивается непосредственно самой средой HEW, благодаря чему вы можете создавать свое приложение и отлаживать его, не покидая среды. «Мастер» отладочной сессии легко позволяет добавлять новые объекты отладки в рабочую среду:

- Симулятор
- Внутрисхемные эмуляторы (серия E200F)
- JTAG-эмуляторы (E10A-USB, E8)
- Оценочные платы с резидентным монитором

Flash Development Toolkit

Программа Flash Development Toolkit (FDT) компании Renesas является простой в использовании утилитой для занесения полученного кода во внутреннюю флэш-память микроконтроллеров семейства SuperH. Вы можете создавать рабочие среды для объединения нескольких файлов, содержащих s-записи, в один загружаемый образ, а также сохранять параметры соединения для облегчения управления процессом программирования устройств.

FDT поддерживает:

- Непосредственное USB-подключение для устройств, имеющих режим загрузки через USB
- Последовательный обмен на скоростях до 115 200 бод
- Шестнадцатеричный редактор
- Выдачу самых разнообразных сообщений, помогающих при работе над проектом

■ Аппаратные средства

Отладочные комплекты

Использование недорогих отладочных комплектов (Evaluation and Development Kit — EDK), предлагаемых компанией Renesas, — это один из наименее затратных методов оценки характеристики микроконтроллеров семейства SuperH. В составе каждого комплекта имеется собранная макетная плата и компакт-диск, который содержит:

- Ознакомительную версию пакета HEW, компиляторы языков C/C++, а также программу отладочного монитора
- Утилиту Flash Development Toolkit (FDT)
- Руководство по быстрому старту
- Полный комплект документации с учебными проектами и учебным плагином «Project Generator» для среды HEW

Стартовые комплекты Renesas

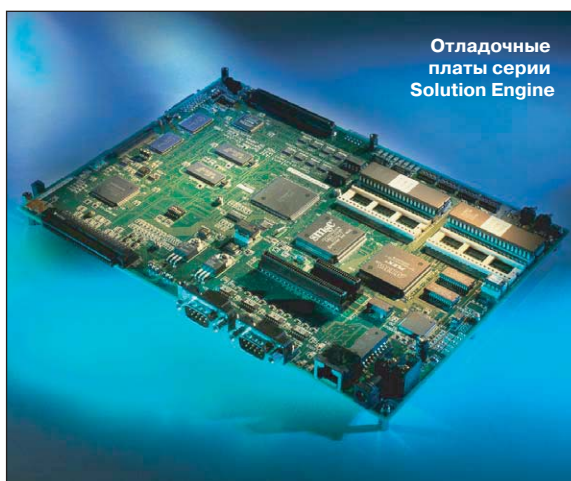
Стартовые комплекты (RSK) представляют собой новейшую линейку средств разработки от компании Renesas. Целевые платы обеспечивают стандартизованную платформу для всех микроконтроллеров Renesas (H8, R8C, M16C, M32C и SuperH). В состав стартового комплекта входит все, что имеется в отладочном комплекте, и, кроме того, недорогой USB JTAG-отладчик (E8), обеспечивающий полный контроль над загрузкой программы и отладки.

Отладочные платы серии Solution Engine

Архитектура SuperH имеет неоспоримые преимущества по стоимости,



производительности, энергопотреблению и плотности кода. Отладочные платы, входящие в семейство Solution Engine, облегчают разработку устройств на основе микроконтроллеров семейства SuperH. Эти платы представляют собой законченные системные платформы, на базе которых можно разрабатывать конечные приложения, а наличие на данных платах Флэш - и SDRAM-памяти большого объема позволяет писать и отлаживать большие и сложные программы. Кроме того, с помощью этих плат можно быстро оценить преимущества архитектуры SuperH и имеющихся периферийных устройств.



Платформы Solution Engine поддерживаются многими компаниями, поставляющие к ним операционные системы реального времени (OSPV), пакеты драйверов для быстрого портирования ОС на плату (board support packages) и промежуточное программное обеспечение. Это позволяет ускорить разработку приложений, требующих операционные системы для своего функционирования. Платы серии Solution Engine поддерживают различные микроконтроллеры семейства SuperH.

■ Аппаратные средства (продолжение)

Типичными характеристиками этих плат являются:

- Внешняя флэш-память для хранения пользовательских программ
- EEPROM-память, хранящая код монитора
- Разъем JTAG для подключения JTAG-эмулятора E10A
- Небуферизованные разъемы шины ЦПУ обеспечивают непосредственное подключение к линиям адреса, данных и управления
- Разъемы расширения для подключения дочерних плат (буферизованная шина ЦПУ позволяет напрямую подключаться к линиям адреса, данных и управления)
- Разъемы ввода/вывода для периферийных устройств SuperH

JTAG-эмулятор E10A-USB

Эмулятор E10A-USB подключается к встроенному отладочному интерфейсу JTAG, имеющемуся в микроконтроллерах Renesas. Это устройство обеспечивает фоновую отладку в реальном времени на готовой плате, используя специальные ресурсы установленного на ней микроконтроллера. Эмулятор соединяется с конечной системой по интерфейсу, который может использоваться как для отладки устройства, так и для программирования внутренней флэш-памяти кристалла.

В эмуляторе E10A-USB используется интерфейс plug-and-play, совместимый с USB 2.0, что позволяет легко подключать его как к ноутбуку, так и к настольному ПК. Этот эмулятор имеет следующие возможности:

- До 255 программных точек останова
- Одна аппаратная точка останова по значению адреса и данных
- Сохранение информации о 8 последних ветвлениях
- Программирование внутренней флэш-памяти

Внутрисхемный JTAG-эмулятор E10A-USB поставляется в двух вариантах:

- HS0005KCU01H (14-контактный H-UDI)
- HS0005KCU02H (14-контактный H-UDI плюс 36-контактный AUD)

Оба варианта позволяют выполнять внутрисхемную отладку через интерфейс H-UDI (JTAG).

Усовершенствованный модуль пользовательской отладки (AUD)

Интерфейс AUD позволяет отслеживать состояние микроконтроллера в реальном времени во время его работы в составе системы.

Модуль AUD можно сконфигурировать таким образом, что он будет отслеживать начальные и конечные адреса операций ветвления, обращения

к памяти (с указанных шин данных и в «окнах» адресного пространства), а также (посредством вызова специальной функции программной трассировки) значения переменных на уровне исходных кодов.

Эти данные упаковываются в самом кристалле, выдаются через порт AUD, а затем заносятся в специальный буфер трассировки эмулятора E10A-USB (только модель HS0005KCU02H) или E200F (см. следующий раздел).

E200F — конфигурируемый внутрисхемный эмулятор

Эмулятор E200F представляет собой расширяемую эмуляционную систему, предназначенную как для отладки на кристалле (on-chip), так и для внутрисхемной (in-circuit) отладки. Он выполняет те же функции с использованием интерфейсов H-UDI (JTAG) и AUD, что и эмулятор E10A-USB, но имеет расширенные возможности и дополнения системы отладки.

Расширенные возможности

Эмулятор E200F имеет высокоскоростной интерфейс USB 2.0 для быстрой загрузки отлаживаемого файла и выгрузки данных. Наличие восьми точек «AUD Event» позволяет останавливать выполнение программы при совпадении с заданными значениями отслеживаемых данных, таких как исходный/конечный адрес операций ветвления, обращения к заданному участку памяти, а также переменных программы. Кроме того, в эмуляторе предусмотрено четыре входа для подключения внешних щупов и один выход внешнего триггера.

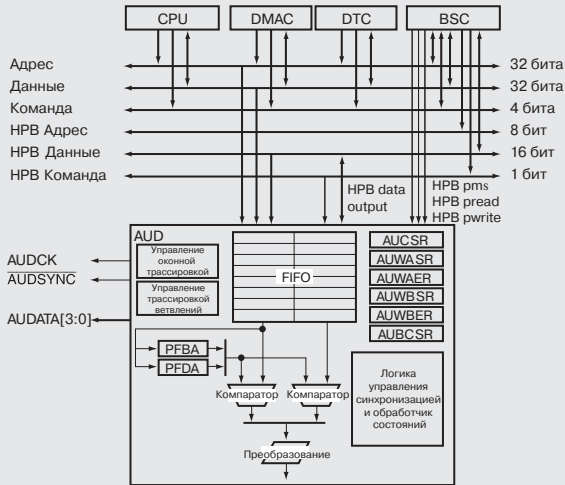
Анализ производительности

Эмулятор E200F обеспечивает три метода анализа производительности приложений:

- Используя возможности кристалла
- Используя интерфейс AUD
- Профилирование в режиме реального времени



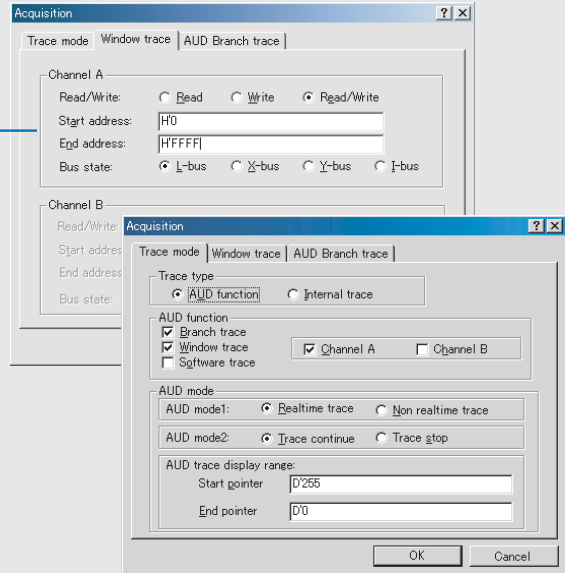
Управляющая логика интерфейса AUD



- Сокращения:
 AUCSR : регистр управления AUD
 AUWASR : регистр начального адреса окна A
 AUWAER : регистр конечного адреса окна A
 AUWBSR : регистр начального адреса окна B
 AUWBER : регистр конечного адреса окна B
 AUWCSR : регистр управления контроллера шины AUD
 PFBA : предыдущий полный адрес перехода
 PFDA : предыдущий полный адрес данных

Трассировка с использованием интерфейса AUD

Диалоговое окно конфигурирования AUD в среде HEW



В окне «AUD Trace View» среды HEW показаны результаты трассировки окна памяти

PTR	IP	Type	Bus	R/W	Address	Data	Source	Label
-000337	-D'000255	BRANCH			0000104C			
-000336		DESTINATION			00001054			
-000335	-D'000254	MEMORY	L-Bus	WRITE	0000FFB4	00006679		
-000334	-D'000253	MEMORY	L-Bus	WRITE	0000FFD0	00006679		
-000333	-D'000252	BRANCH			00001062			
-000332		DESTINATION			00001044			
-000331	-D'000251	MEMORY	L-Bus	WRITE	0000FFE0	00000008		j = rand();
-000330	-D'000250	BRANCH			00001044			j = rand();
-000329		DESTINATION			000011F0			_rand
-000328	-D'000249	MEMORY	L-Bus	WRITE	0000FFB0	00000000		
-000327	-D'000248	MEMORY	L-Bus	READ	00001214	0000540C		
-000326	-D'000247	MEMORY	L-Bus	READ	00001218	41C64E6D		

Метод профилирования в режиме реального времени выдает статистические данные о вызове функций, расположенных в пределах системного адресного пространства 4 Мбайт (8 блоков по 512 Кбайт). Дополнительная плата расширения увеличивает диапазон профилирования до 12 Мбайт (24 блока по 512 Кбайт).

Трассировка внешней шины

Можно еще больше расширить возможности эмулятора E200F, подключив к нему дополнительный модуль трассировки шины (Trace Unit). Использование данного модуля позволяет в синхронном режиме отследить 256К тактов внешней шины системного микроконтроллера и проверить считанные данные в среде HEW.

При использовании модуля трассировки шины пользователю также становятся доступны 10 точек «Bus Event», которые можно использовать для управления сбором данных трассировки или для остановки выполнения программы.

С базовым модулем поставляются: отладчик (на CD-ROM), блок питания, USB-кабель, внешний щуп

Система E200F в полной конфигурации

Трассировочный кабель

Расширение модуля профилировщика

Сверху вниз:
 Модуль трассировки *
 Модуль памяти *
 Модуль с отладочным кристаллом *

* в комплект поставки не входит, приобретается дополнительно

■ Аппаратные средства (продолжение)

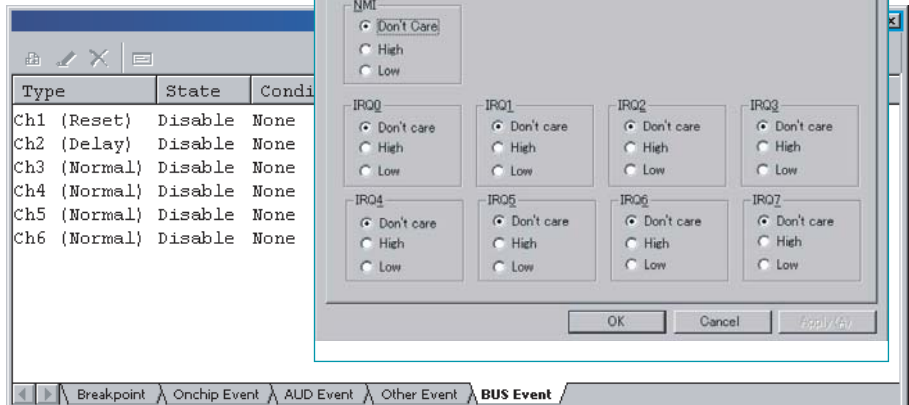
Модуль с отладочным кристаллом

Модуль с отладочным кристаллом (Evaluation Chip Unit) в своем составе имеет специальные версии микроконтроллеров, оснащенные дополнительными выводами. Это свойство позволяет получить доступ к внутренним шинам ЦПУ, что при использовании совместно с модулем трассировки шины даст вам полную информацию о функционировании всего устройства. На нижней стороне этого модуля предусмотрен разъем, с помощью которого посредством переходника модуль подключается к целевой системе вместо обычного микроконтроллера. После этого вы можете выполнять эмуляцию устройства, используя все расширенные функции отладки, имеющиеся в эмуляторе E200F (даже если в реальном эмулируемом устройстве отсутствуют выходы интерфейса AUD).

Модули памяти

Дополнительные модули памяти эмулятора (Emulation Memory units) увеличивают объем системной памяти до 8 или 16 Мбайт. При их использовании совместно с модулем отладочного кристалла можно осуществлять программную отладку в режиме реального времени без использования самого устройства.

Настройка триггеров Bus Event



Профилирование в режиме реального времени

Page	Function	Address	Size	Count	Time
1	_PowerON_Reset_PC	H'800	H'30	47789	18253h054min011s721ms117us956ns
1	_Manual_Reset_PC	H'830	H'1C	61453	18253h054min011s721ms117us956ns
1	_INT_Illegal_code	H'84C	H'4	47789	18253h054min011s721ms117us956ns
1	_Dummy	H'850	H'4	61453	18253h054min011s721ms117us956ns
1	_sbrk	H'1000	H'24	47789	18253h054min011s721ms117us956ns
1	_main	H'1024	H'A6	61453	18253h054min011s721ms117us956ns
1	_f1	H'10D8	H'C	47789	18253h054min011s721ms117us956ns
1	_h2	H'10EC	H'8	61453	18253h054min011s721ms117us956ns
1	_func3	H'10F4	H'16	47789	18253h054min011s721ms117us956ns
1	_func4	H'110A	H'4	61453	18253h054min011s721ms117us956ns

Серия	Группа	Стартовый комплект или плата-прототип	JTAG-отладчик/ эмулятор E10A-USB	Аппаратный эмулятор E200F ²			Среда разработки ³ (Си компилятор)
				Базовый модуль	Плата с отладочным кристаллом	Плата пользовательского интерфейса	
SH-Tiny	7125	R0K571242S000BE	HS0005KCU01H	R0E0200F1EMU00	R0E570800VKK00	R0E571250CFK00	S32HEWMCSSH-1-6
SH-2	7146	EDK7145 / RSK7149 [TBD]	HS0005KCU01H	R0E0200F1EMU00	R0E570800VKK00	R0E571460CFJ00	S32HEWMCSSH-1-6
SH-2	7086	—	HS0005KCU02H ¹	R0E0200F1EMU00	R0E570800VKK00	R0E570860CFK00	S32HEWMCSSH-1-6
SH2A-FPU	7201	R0K572011S000BE	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6
SH2A-FPU	7203	M3A-HS30G50#ES	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6
SH-2A	7206	MS7206SE01	HS0005KCU02H ¹	R0E0200F1EMU00	R0E572060VKK00	R0E572060CFK00	S32HEWMCSSH-1-6
SH-2A	7211	R0K572115S000BE	HS0005KCU02H ¹	R0E0200F1EMU00	R0E572110VKK00	R0E572110CFK00	S32HEWMCSSH-1-6
SH-2A	7261	—	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6
SH-2	7618	MS7618ACP01	HS0005KCU01H	—	—	—	S32HEWMCSSH-1-6
SH-2	7619	MS7619SE01	HS0005KCU01H	—	—	—	S32HEWMCSSH-1-6
SH3-DSP	7712	MS7712SE01	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6
SH3-DSP	7720	MS7720RP02	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6
SH-4	7760	MS7760CP02P	HS0005KCU02H ¹	R0E0200F0EMU00	—	—	S32HEWMCSSH-1-6
SH-4A	7780	MS7780SE03	HS0005KCU02H ¹	R0E0200F0EMU00	—	—	S32HEWMCSSH-1-6
SH-4A	7763	MS7763SE01	HS0005KCU02H ¹	—	—	—	S32HEWMCSSH-1-6

Примечания:

1. Включает поддержку трассировки AUD в реальном времени, а также оба кабеля (36-проводный AUD и 14-проводный H-UDI).
2. Для работы комплекса E200 достаточно одного базового модуля (подробнее см. на Web-сайте).
3. Также имеется комплекты на пять пользователей, с «плавающей» сетевой лицензией и с 18-месячной технической поддержкой (подробнее см. на Web-сайте).

■ Средства разработки сторонних компаний

Для удовлетворения запросов потребителей, разрабатывающих устройства на базе микроконтроллеров семейства SuperH, многие сторонние фирмы предлагают большое количество инструментов и средств разработки. В их число входят операционные системы реального времени (ОСРВ), компиляторы, готовые аппаратные платформы, специализированное и заказное программное обеспечение и пакеты драйверов для поддержки платформ (BSP). Законченные одноплатные компьютеры (SBC) и специализированные платы-прототипы, предлагаемые

системными интеграторами, представляют собой готовые решения, позволяющие достичь наименьшей стоимости и наибольшей производительности. Встраивая эти решения в свою систему, потребители смогут существенно сократить общее время ее разработки и отладки, а также уменьшить вероятность срыва графика, поскольку такие этапы, как разработка печатной платы, сборка, отладка, написание и оптимизация драйверов, а также их тестирование уже выполнены. В результате потребители смогут выпустить конечную продукцию на несколько месяцев раньше.



Поддержка ОСРВ сторонних компаний

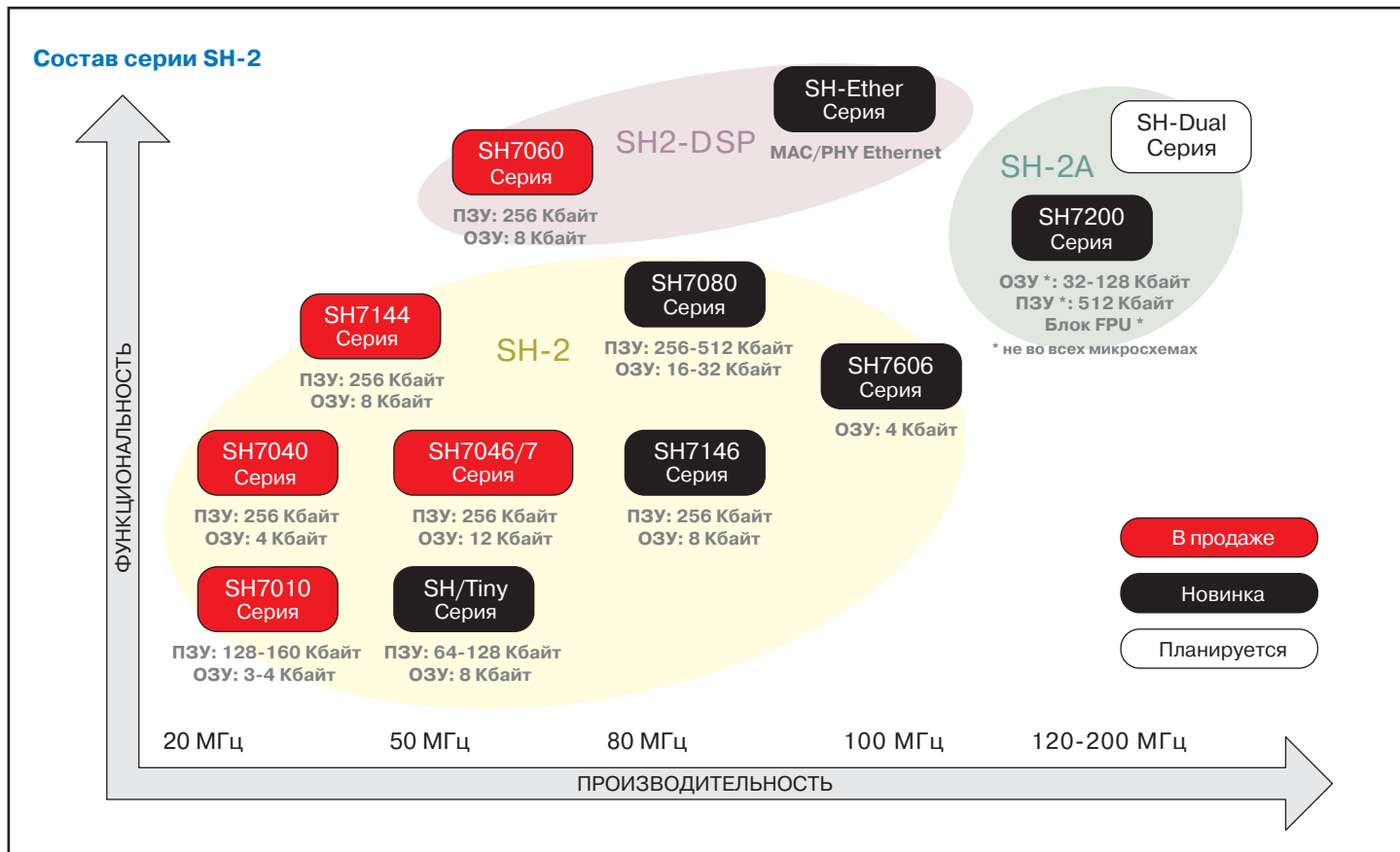
	SH-1 / SH-2	SH-2A	SH-3	SH-4	SH-4A
ATI Nucleus	x	Скоро	x	x	x
CMX	x		x	x	x
Express Logic ThreadX	x		x	x	
LynxOS				x	
Microsoft Windows@CE			x	x	x
Montavista Linux			x	x	
Open Source Linux	Скоро	Скоро	x	x	x
OS9			x	x	
QNX				x	Скоро
WindRiver VxWorks	x		x	x	Скоро

Поддержка компиляторами сторонних компаний

	SH-1 / SH-2	SH-2A	SH-3	SH-4	SH-4A
Altium	x		x	x	
GAIO	x	x	x	x	
GHS	x	x	x	x	Скоро
SNU	x	x	x	x	x
IAR	x		x	x	
Metrowerks	x		x	x	

Сторонние компании — системные интеграторы

	Аппаратные средства	Windows CE	Linux	Прочее	Web-сайт
Bsquare		X			www.bsquare.com
CalAmp	X	X	X	X	www.calamp.com
California Software Labs	X	X	X		www.cswl.com
JJPlus	X		X		linux.jjplus.com
Logic Product Development	X	X			www.logicpd.com
Software Research Associates			X		www.sraoss.com
Systemic Realtime Design	X		X	X	www.sysrtime.com
TrygTech		X			www.trygttech.com



■ Особенности

- Внутренняя быстродействующая память большого объема: до 512 Кбайт внутренней флэш-памяти и до 32 Кбайт внутренней ОЗУ
- Прямое подключение внешней памяти (например, SDRAM, SRAM и Flash) посредством внешней 8/16/32-разрядной шины
- Приборы с встроенным блоком DSP позволяют осуществлять точное токовое/позиционное регулирование. Приборы RISC/DSP позволяют одновременно отслеживать состояние системы и управлять ею
- Специальный усовершенствованный таймер (ММТ) с выходами для генерации 6-фазного ШИМ сигнала (сигналы с выходов комплементарные или синхронизированные по сбросу) и программируемым значением защитной паузы для управления трехфазными двигателями
- Специальный многофункциональный модуль таймеров (MTU) контроллера трехфазных двигателей содержит 2 квадратурных канала для контроля скорости/положения ротора
- Модули MTU и ММТ имеют вход сигнала ошибки для экстренного отключения ШИМ
- Синхронизируемый АЦП позволяет точно определять величину тока, что необходимо для управления двигателем
- Стандартный интерфейс CAN для обмена данными по сети в автоматизированных системах управления
- Превосходное соотношение MIPS/Вт и поддержка режимов пониженного энергопотребления, а также возможность работы при пониженном напряжении
- Встроенные аппаратные средства отладки позволяют выполнять недорогую программную отладку; нет необходимости в использовании аппаратных внутрисхемных эмуляторов
- Прочие встроенные периферийные устройства: контроллер DMA (DMAC), контроллер передачи данных (DTC), последовательный коммуникационный интерфейс (SCI), до 149 линий ввода/вывода и др.

■ Применение

Промышленность: приводы постоянного/переменного тока, контроллеры сервоприводов, роботы, станки, автоматизация производства

Бытовая техника и офисное оборудование: кондиционеры, стиральные машины, холодильники, DVD-рекордеры, цифровые фотоаппараты, ЖК проекторы, многофункциональные принтеры и т.д.

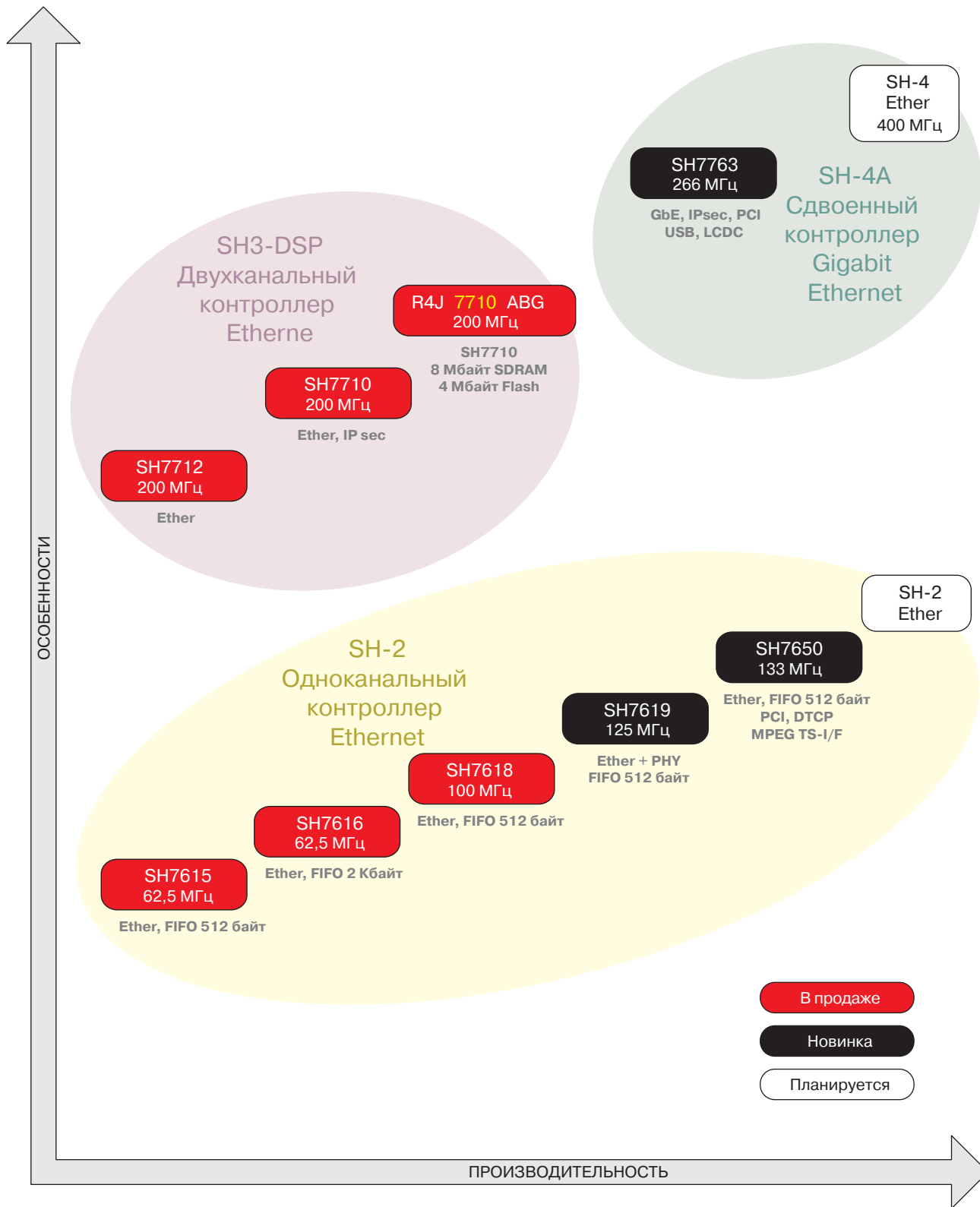
Автомобильная электроника: электрозамки, позиционирование кресел, управление стартерами/генераторами, кондиционеры, электронные усилители рулевого управления и т.д.

Медицина: мониторы сердечного ритма, стоматологическое оборудование и т.д.

Серия SH-2

Серия	Группа	Обозначение	Flash (Кбайт)		ОЗУ (Кбайт)		Vcc min	Vcc max	Макс. частота (МГц) при Vcc max	Кол-во режимов пониженного потребления	8-разрядные таймеры	16-разрядные таймеры	Стороживые таймеры	Таймеры управления двигателями	10-разрядный ЦАП	8-разрядный ЦАП	USART	DTC	Число каналов DMA	Кол-во внешних прерываний	Число контактов ввода/вывода	Дополнительные функции	Корпус
			256	12	4,5	5,5																	
SH-2	7046	HD64F7046F50V	256	12	4,5	5,5	50	3	–	5	1	1	12	–	2	•	–	5	54		MTU, CMT, MMT	FP-80Q	
	7047	HD64F7047F50V	256	12	4,5	5,5	50	4	–	5	1	1	16	–	3	•	–	5	69		MTU, MMT, CAN	P-100M	
	7144	HD6417144F50V	–	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	82		MTU, I ² C, AUD	FP-112B	
	7144	HD6417144FW50V	–	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	82		MTU, I ² C, AUD	FP-112B	
	7144	HD64F7144F50V	256	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	82		MTU, I ² C, AUD	FP-112B	
	7144	HD64F7144FW50V	256	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	82		MTU, I ² C, AUD	FP-112B	
	7145	HD6417145F50V	–	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	106		MTU, I ² C, AUD	FP-144F	
	7145	HD6417145FW50V	–	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	106		MTU, I ² C, AUD	FP-144F	
	7145	HD64F7145F50V	256	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	106		MTU, I ² C, AUD	FP-144F	
	7145	HD64F7145FW50V	256	8	3,0	3,6	50	3	–	5	1	1	8	–	4	•	4	9	106		MTU, I ² C, AUD	FP-144F	
	7146	R5F71464AN80FPV	256	8	4,0	5,5	80	4	–	11	1	–	12	–	3	•	–	5	57		MTU2, MTU2S, CMT	FP-80W	
	7146	R5F71464AD80FPV	256	8	4,0	5,5	80	4	–	11	1	–	12	–	3	•	–	5	57		MTU2, MTU2S, CMT	FP-80W	
	7146	R5F71494AN80FPV	256	8	4,0	5,5	80	4	–	11	1	–	12	–	3	•	–	5	75		MTU2, MTU2S, CMT	FP-100U	
	7146	R5F71494AD80FPV	256	8	4,0	5,5	80	4	–	11	1	–	12	–	3	•	–	5	75		MTU2, MTU2S, CMT	FP-100U	
	7080	R5F70834AN80FTV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	73		MTU2, MTU2S, CMT	TFP-100B	
	7080	R5F70834AD80FTV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	73		MTU2, MTU2S, CMT	TFP-100B	
	7080	R5F70844AN80FPV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	84		MTU2, MTU2S, I ² C	FP-112E	
	7080	R5F70844AD80FPV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	84		MTU2, MTU2S, I ² C	FP-112E	
	7080	R5F70854AN80FPV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	108		MTU2, MTU2S, I ² C	FP-144L	
	7080	R5F70854AD80FPV	256	16	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	108		MTU2, MTU2S, I ² C	FP-144L	
	7080	R5F70855AN80FPV	512	32	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	108		MTU2, MTU2S, I ² C	FP-144L	
	7080	R5F70855AD80FPV	512	32	3,0	5,5	80	4	–	11	1	–	8	–	4	•	4	9	108		MTU2, MTU2S, I ² C	FP-144L	
	7080	R5F70865AN80FPV	512	32	3,0	5,5	80	4	–	11	1	–	16	–	4	•	4	9	134		MTU2, MTU2S, I ² C	FP-176E	
	7080	R5F70865AD80FPV	512	32	3,0	5,5	80	4	–	11	1	–	16	–	4	•	4	9	134		MTU2, MTU2S, I ² C	FP-176E	
	7606	HD6417606BG100V	–	4	3,0	3,6	100	3	–	–	1	–	–	–	3	–	–	9	78		HIF, CMT, SDRAM, PCMCIA	BP-176V	
	7606	HD6417606BGN100V	–	4	3,0	3,6	100	3	–	–	1	–	–	–	3	–	–	9	78		HIF, CMT, SDRAM, PCMCIA	BP-176V	
	7606	HD6417606BGW100V	–	4	3,0	3,6	100	3	–	–	1	–	–	–	3	–	–	9	78		HIF, CMT, SDRAM, PCMCIA	BP-176V	
	SH-Tiny	7125	R5F71242D50FPV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	4	31		MTU2, CMT	FP-48F
7125		R5F71242N50FPV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	4	31		MTU2, CMT	FP-48F	
7125		R5F71243D50FPV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	4	31		MTU2, CMT	FP-48F	
7125		R5F71243N50FPV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	4	31		MTU2, CMT	FP-48F	
7125		R5F71252D50FAV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64A	
7125		R5F71252N50FAV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64A	
7125		R5F71252D50FPV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64K	
7125		R5F71252N50FPV	64	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64K	
7125		R5F71253D50FAV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64A	
7125		R5F71253N50FAV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64A	
7125		R5F71253D50FPV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64K	
7125		R5F71253N50FPV	128	8	4,5	5,5	50	4	–	8	1	–	8	–	3	–	–	5	45		MTU2, CMT	FP-64K	
SH2-DSP		7065	HD64F7065SV	256	8	3,0	3,6	60	4	–	6	1	–	8	2	3	–	4	9	118		MMT, DSP, CMT, TPU	FP-176
SH-2A		7206	R5S72060W200FPV	–	128	1,15	1,35	200	3	–	9	1	1	8	2	4	–	8	17	79		MTU2, MTU2S, CMT, SDRAM	FP-176CV
	7211	R5F72115D160FPV	512	32	3,0	3,6	160	3	–	2	1	9	8	2	4	–	8	–	–		MTU2, MTU2S, CMT, I ² C	FP-144L	
	7261	R5S72611P80FPV	–	32	1,15	1,35	80	3	2	6	1	–	8	2	8	–	8	–	–		MTU2, CAN, I ² C, FPU, SDRAM	FP-176EV	
	7261	R5S72611C120FPV	–	32	1,15	1,35	120	3	2	6	1	–	8	2	8	–	8	–	–		MTU2, CAN, I ² C, FPU, SDRAM	FP-176EV	
	7261	R5S72611P80FPV	–	32	1,15	1,35	80	3	2	6	1	–	8	2	8	–	8	–	–		MTU2, CAN, I ² C, FPU, SDRAM	FP-176EV	
	7261	R5S72611C120FPV	–	32	1,15	1,35	120	3	2	6	1	–	8	2	8	–	8	–	–		MTU2, CAN, I ² C, FPU, SDRAM	FP-176EV	

Состав серии SH-Ether



■ Особенности

- Встроенный MAC-контроллер Ethernet (10/100 Мбит/с или 10/100/1000 Мбит/с) с FIFO-буфером объемом до 8 Кбайт для повышения эффективности сетевых операций и выделенным контроллером DMA для эффективной передачи данных
- Легкая реализация соединений посредством встроенных периферийных устройств, таких как контроллер USB
- Внутренняя память большого объема: до 16 Кбайт ОЗУ и по 32 Кбайта кэш-памяти команд/данных для достижения большей производительности
- Всесторонняя поддержка со стороны Renesas и сторонних компаний; готовые платформы, схемные решения и различное программное обеспечение
- Встроенная поддержка отладки на аппаратном уровне
- Превосходное управление энергопотреблением
 - Три режима пониженного энергопотребления
 - Изменение частоты тактового сигнала «на лету»
- RISC-ЦПУ высокой степени интеграции в компактных корпусах micro-BGA и QFP позволяют уменьшить размеры печатной платы и снизить стоимость системы

■ Применение

Сети/коммуникации: сетевые принтеры, сетевые камеры систем безопасности, сетевые терминалы системы управления предприятием, маршрутизаторы, кабельные модемы, шлюзы и др.

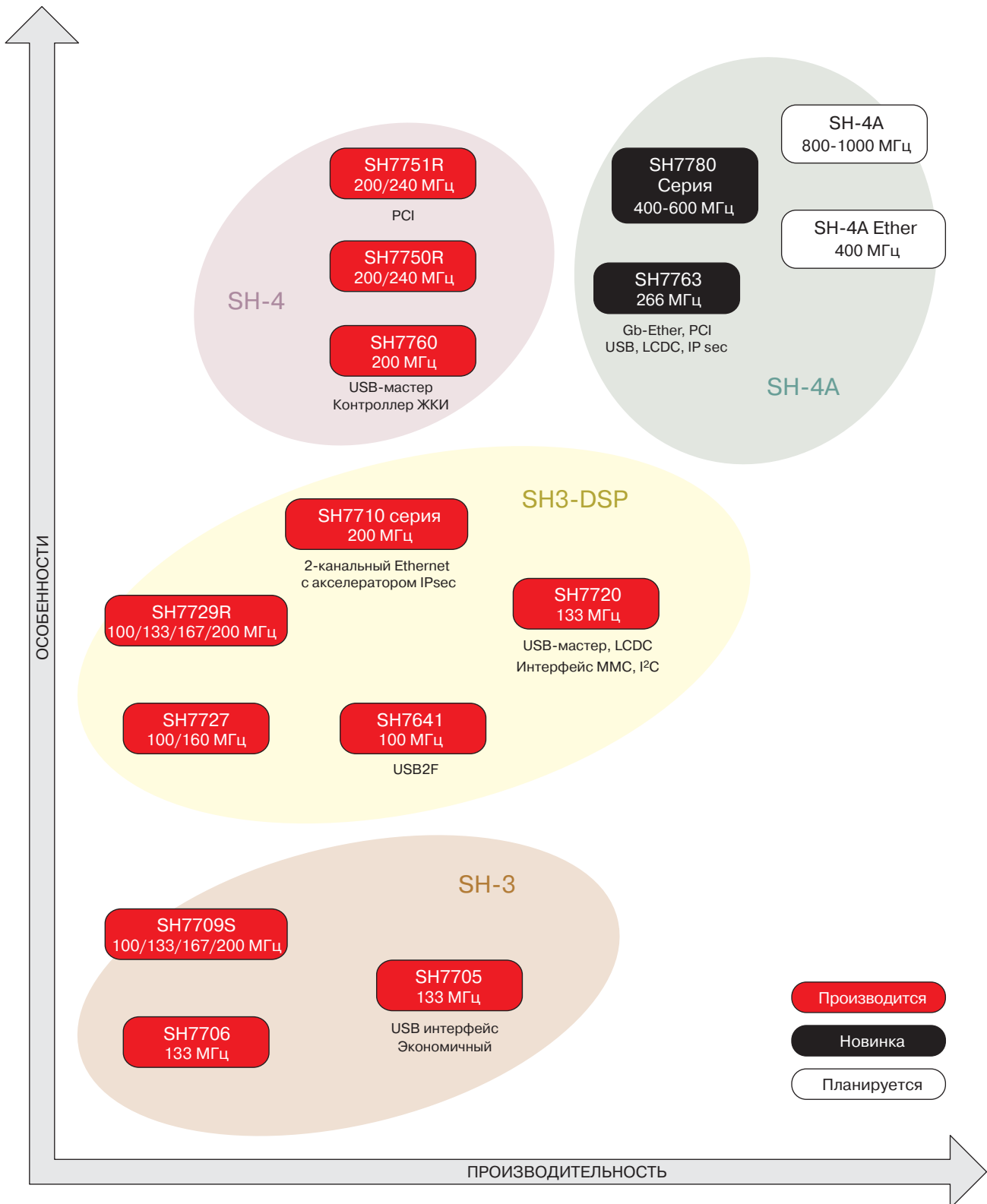
Офисное оборудование: принтеры, сканеры, франкировальные машины

Бытовая электроника: DVD-рекордеры, HDD-рекордеры, цифровая техника

Серия SH-Ether

Серия	Группа	Обозначение	ОЗУ (Кбайт)						10-разрядный АЦП		8-разрядный ЦАП		USART	SSU (SPI-совместимый)	Число каналов DMA	Кол-во внешних прерываний	Число контактов ввода/вывода	Дополнительные функции	Корпус
			Всс min	Всс max	Макс. частота (МГц) при Всс max	Сторожевой таймер													
SH2-DSP	7616	HD6417616ARFV	8	3,0	3,6	62,5	1	—	—	5	—	2	5	30				DSP, Ether MAC, SDRAM	FP-208C
SH-2	7618	HD6417618RBG100V	4	3,0	3,6	100	1	—	—	3	—	—	9	78				HIF, Ether MAC, PCMCIA, SDRAM	BP-176V
	7618	HD6417618RBGN100V	4	3,0	3,6	100	1	—	—	3	—	—	9	78				HIF, Ether MAC, PCMCIA, SDRAM	BP-176V
	7618	HD6417618RBGW100V	4	3,0	3,6	100	1	—	—	3	—	—	9	78				HIF, Ether MAC, PCMCIA, SDRAM	BP-176V
	7619	R4S76190B125BGV	16	3,0	3,6	125	1	—	—	4	—	4	9	78				HIF, Ether MAC PHY, PCMCIA, SDRAM	BP-176V
	7619	R4S76190N125BGV	16	3,0	3,6	125	1	—	—	4	—	4	9	78				HIF, Ether MAC PHY, PCMCIA, SDRAM	BP-176V
	7619	R4S76190W125BGV	16	3,0	3,6	125	1	—	—	4	—	4	9	78				HIF, Ether MAC PHY, PCMCIA, SDRAM	BP-176V
	7650	R4S76500B133BG	16	3,0	3,6	133	1	—	—	2	—	4	—	—				HIF, Ether MAC, PCI, PCMCIA, SDRAM	BP-336V
SH3-DSP	7710	HD6417710BPV	16	1,4	1,6	200	1	—	—	4	—	6	7	24				Сдвоенный Ether MAC, IPsec, PCMCIA, SDRAM	BP-256HV
	7710	HD6417710FV	16	1,4	1,6	200	1	—	—	4	—	6	7	24				Сдвоенный Ether MAC, IPsec, PCMCIA, SDRAM	FP-256GV
	7710	R4J7710ABGV	8K	1,4	1,6	200	1	—	—	4	—	6	7	24				Сдвоенный Ether MAC, IPsec, PCMCIA, 8 Мбайт SDRAM, 4 Мбайт флэш-память	BP-340V
	7712	HD6417712BPV	16	1,4	1,6	200	1	—	—	4	—	6	7	24				Сдвоенный Ether MAC, PCMCIA, SDRAM	BP-256HV
	7712	HD6417712FV	16	1,4	1,6	200	1	—	—	4	—	6	7	24				Сдвоенный Ether MAC, PCMCIA, SDRAM	FP-256GV
SH-4A	7763	R5S77630Y-266BGV	16	1,1	1,3	266	1	4	2	3	3	6	5	118				Сдвоенный GbE MAC, USB (хост/функция), контроллер ЖКИ, PCI, FPU, DDR	BP-449V

Состав серий SH-3 и SH-4



■ Особенности SH-3

- Самые высокие соотношения MIPS/Вт и MIPS/\$ в отрасли
- Легкая реализация соединений посредством встроенных периферийных устройств, таких как контроллеры USB-хоста/функции
- RISC-процессоры сверхвысокой степени интеграции в компактных корпусах micro-BGA и QFP позволяют уменьшить размеры печатной платы и снизить стоимость системы
- Гибкая шинная архитектура: наличие 4-х шин позволяет одновременно осуществлять операции DSP, DMA и обращения к ЦПУ
- Всесторонняя поддержка компанией Renesas и сторонними компаниями; готовые платформы, схемотехнические решения, различное программное обеспечение
- Приборы SH3-DSP имеют встроенный блок DSP для использования в таких приложениях, как обработка сигналов, потоковое видео и др.
- Встроенная поддержка отладки на аппаратном уровне
- Прекрасное управление энергопитанием позволяет увеличить срок службы батарей

- Сверхэкономичные устройства характеризуются малым удельным током потребления — всего 1 мА на 1 МГц тактовой частоты (например, SH7705)
- Три режима пониженного энергопотребления
- Изменение тактовой частоты «на лету»

■ Применение

Офисное оборудование: лазерные принтеры, видеопринтеры, сканеры (в том числе сканеры штрих-кодов), факсы, оборудование для телеконференций

Промышленность: франкировальные машины, терминалы АСУ ТП, медицинское оборудование

Бытовая электроника: цифровые фотокамеры, цифровые видеокамеры, Web-телефоны

Сети/телекоммуникации: недорогие устройства с возможностью подключения к сети Интернет, электронные словари, органайзеры, КПК, торговые терминалы, IP-телефония, мобильные телефоны, мультимедийные терминалы, портативные информационные устройства, Web-камеры, маршрутизаторы, кабельные модемы

Серия	Группа	Обозначение	ОЗУ (Кбайт)				10-разрядный АЦП	8-разрядный ЦАП	USART	Число каналов DMA	Кол-во внешних прерываний	Число контактов ввода/вывода	Дополнительные функции	Корпус	
			Vcc min	Vcc max	Макс. частота (МГц) при Vcc max	Сторожевой таймер									
SH-3	7705	HD6417705BP100BV	—	1,4	1,6	100	1	4	—	2	4	7	106	CMT, TPU, USB-функция, SDRAM	TBP-208AV
	7705	HD6417705BP133BV	—	1,4	1,6	133	1	4	—	2	4	7	106	CMT, TPU, USB-функция, SDRAM	TBP-208AV
	7705	HD6417705F100BV	—	1,4	1,6	100	1	4	—	2	4	7	106	CMT, TPU, USB-функция, SDRAM	FP-208CV
	7705	HD6417705F133BV	—	1,4	1,6	133	1	4	—	2	4	7	106	CMT, TPU, USB-функция, SDRAM	FP-208CV
	7706	HD6417706BP133V	—	1,75	2,05	133	1	4	2	2	4	7	67	TPU, PCMCIA, SDRAM	TBP-208AV
	7706	HD6417706F133V	—	1,75	2,05	133	1	4	2	2	4	7	67	TPU, PCMCIA, SDRAM	FP-176CV
	7706	HD6417706F120DV	—	1,75	2,05	120	1	4	2	2	4	7	67	TPU, PCMCIA, SDRAM	FP-176CV
	7709S	HD6417709SBP100BV	—	1,55	1,95	100	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	BP-240AV
	7709S	HD6417709SF100BV	—	1,55	1,95	100	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	FP-208CV
	7709S	HD6417709SBP133BV	—	1,65	2,05	133	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	BP-240AV
	7709S	HD6417709SF133BV	—	1,65	2,05	133	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	FP-208CV
	7709S	HD6417709SBP167BV	—	1,75	2,05	167	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	BP-240AV
	7709S	HD6417709SF167BV	—	1,75	2,05	167	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	FP-208CV
	7709S	HD6417709SHF200BV	—	1,85	2,15	200	1	8	2	3	4	23	96	TPU, PCMCIA, SDRAM	FP-208EV
SH3-DSP	7641	HD6417641BP100	144	1,71	1,89	100	1	8	—	3	4	9	144	CMT, USB-функция, I ² C, SDRAM	BP-256V
	7720	HD6417720BP133CV	16	1,4	1,6	133	1	4	2	2	6	7	117	TMU, USB (хост/функция), контроллер ЖКИ, PCMCIA, MMC, SSL, SDRAM	BP-256HV
	7720	HD6417720BL133CV	16	1,4	1,6	133	1	4	2	2	6	7	117	TMU, USB (хост/функция), контроллер ЖКИ, PCMCIA, MMC, SSL, SDRAM	BP-256CV
	7729R	HD6417729RBP100B	16	1,55	1,95	100	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	BP-240A
	7729R	HD6417729RF100BV	16	1,55	1,95	100	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	FP-208CV
	7729R	HD6417729RBP133BV	16	1,65	2,05	133	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	BP-240AV
	7729R	HD6417729RF133BV	16	1,65	2,05	133	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	FP-208CV
	7729R	HD6417729RBP167B	16	1,75	2,05	167	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	BP-240A
	7729R	HD6417729RF167BV	16	1,75	2,05	167	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	FP-208CV
	7729R	HD6417729RHF200BV	16	1,85	2,15	200	1	8	2	3	4	7	96	TMU, PCMCIA, SDRAM	FP-208EV

■ Особенности SH-4

- Поддержка двухканальной суперскалярности — наивысшая удельная производительность на каждый МГц тактовой частоты
 - Гарвардская архитектура, RISC- и FPU-команды исполняются параллельно
 - RISC-ядро с тактовой частотой до 600 МГц и производительностью до 1080 MIPS (32-разрядные регистры, 16-разрядные команды)
 - За одно обращение к памяти может считываться 4 команды (64-разрядная внешняя шина)
- Встроенный сопроцессор операций с плавающей точкой (FPU), соответствующий стандарту IEEE754
 - Быстрое выполнение операций с одинарной и двойной точностью
 - Может обрабатывать целых семь миллионов полигонов на каждый МГц тактовой частоты
- Имеет DSP/SIMID-команды — реальное ускорение мультимедийных операций
 - Команда FIPR может выполнять скалярное произведение четырехмерных векторов за один такт
 - Команда FTRV может выполнять умножение матрицы 4 x 4 на вектор за 4 такта

- Всесторонняя поддержка компанией Renesas и сторонними компаниями; готовые платформы, схемотехнические решения, различное программное обеспечение
- Защита инвестиций: совместимость «снизу вверх», а также долгосрочные планы по поставкам продукции и технической поддержке

Применение

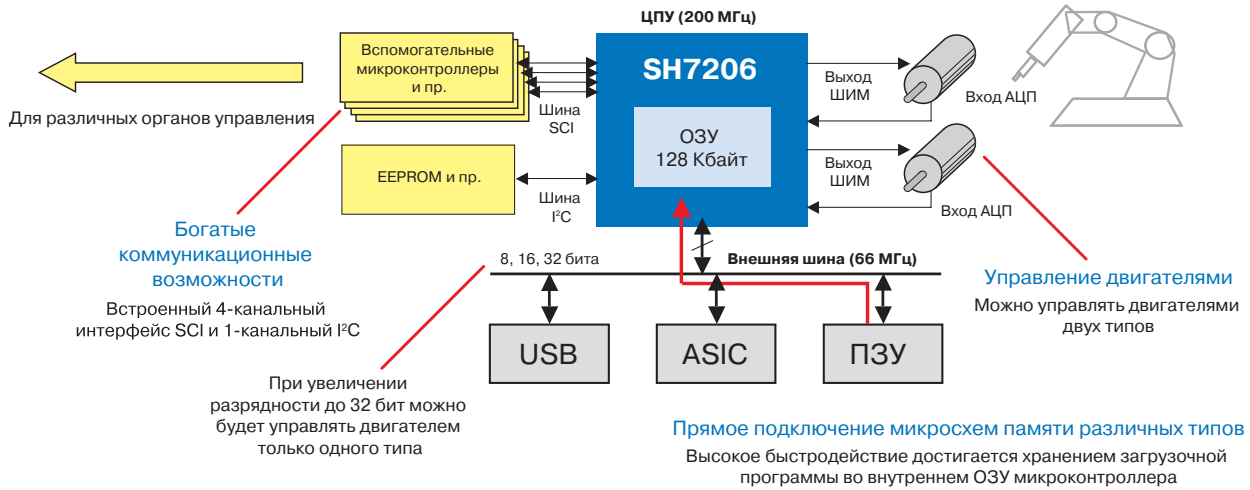
Сети/телекоммуникации: КПК, торговые терминалы, Интернет-оборудование, Web/IP-телефония, домашние шлюзы, маршрутизаторы

Цифровая техника: высокопроизводительные мультимедийные терминалы, цифровые телевизоры, абонентские приставки к ТВ, игровые автоматы, детекторы отпечатков пальцев, считыватели паспорта

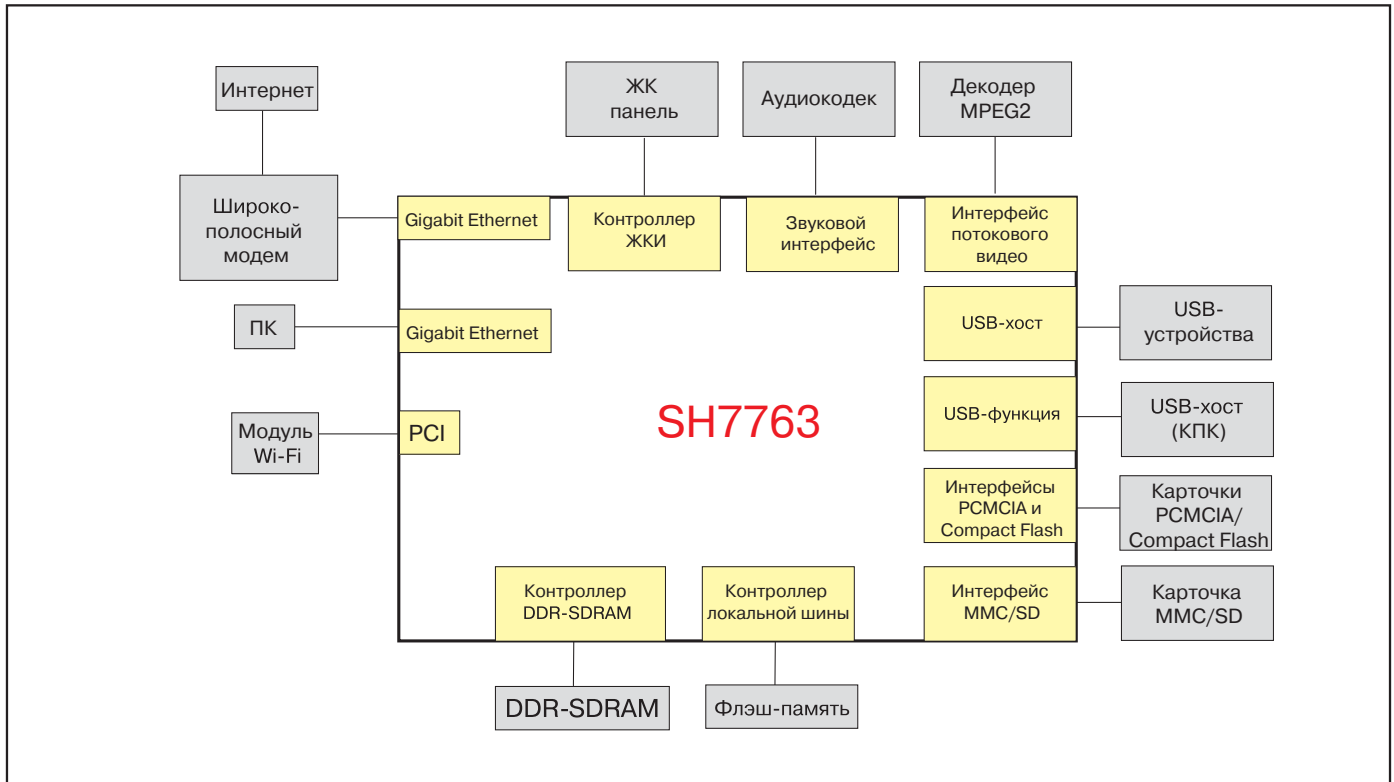
Серия	Группа	Обозначение	ОЗУ (Кбайт)			Макс. частота (МГц) при Vcc max	Сторожевой таймер	10-разрядный АЦП	8-разрядный ЦАП	USART	Число каналов DMA	Кол-во внешних прерываний	Число контактов ввода/вывода	Дополнительные функции	Корпус
			Vcc min	Vcc max											
SH-4	7750R	HD6417750RBP200V	—	1,35	1,6	200	1	—	—	2	8	5	20	TMU, PCMCIA, FPU, SDRAM	BP-256AV
	7750R	HD6417750RF200V	—	1,35	1,6	200	1	—	—	2	8	5	20	TMU, PCMCIA, FPU, SDRAM	FP-208EV
	7750R	HD6417750RBP240V	—	1,4	1,6	240	1	—	—	2	8	5	20	TMU, PCMCIA, FPU, SDRAM	BP-256AV
	7750R	HD6417750RF240V	—	1,4	1,6	240	1	—	—	2	8	5	20	TMU, PCMCIA, FPU, SDRAM	FP-208EV
	7751R	HD6417751RBP200V	—	1,35	1,6	200	1	—	—	2	8	5	32	TMU, PCMCIA, FPU, PCI, SDRAM	BP-256AV
	7751R	HD6417751RF200V	—	1,35	1,6	200	1	—	—	2	8	5	32	TMU, PCMCIA, FPU, PCI, SDRAM	FP-256GV
	7751R	HD6417751RBP240V	—	1,4	1,6	240	1	—	—	2	8	5	32	TMU, PCMCIA, FPU, PCI, SDRAM	BP-256AV
	7751R	HD6417751RF240V	—	1,4	1,6	240	1	—	—	2	8	5	32	TMU, PCMCIA, FPU, PCI, SDRAM	FP-256GV
	7760	HD6417760BP200ADV	—	1,4	1,6	200	1	4	—	3	8	9	70	USB-хост, контроллер ЖКИ, AC97, SSI, PCMCIA, FPU, CAN, SDRAM	BP-256FV
	7760	HD6417760BL200AV	—	1,4	1,6	200	1	4	—	3	8	9	70	USB-хост, контроллер ЖКИ, AC97, SSI, PCMCIA, FPU, CAN, SDRAM	BP-256BV
SH-4A	7780	R8A7780NDBGV	48	1,15	1,35	400	1	—	—	2	12	9	83	CMT, TMU, NAND, PCMCIA, MMC, DDR, PCI, FPU, AC97, SSI	BP-449V
	7780	R8A7780DBGV	48	1,15	1,35	400	1	—	—	2	12	9	83	CMT, TMU, NAND, PCMCIA, MMC, DDR, PCI, FPU, AC97, SSI	BP-449V
	7781	R8A7781NDBGV	48	1,15	1,35	400	1	—	—	2	12	9	83	CMT, TMU, NAND, PCMCIA, MMC, DDR, PCI, FPU, AC97, SSI, IPsec	BP-449V
	7781	R8A7781HDBGV	48	1,15	1,35	400	1	—	—	2	12	9	83	CMT, TMU, NAND, PCMCIA, MMC, DDR, PCI, FPU, AC97, SSI, IPsec	BP-449V
	7785	R8A77850ANDBGV	152	1,0	1,2	600	1	—	—	6	12	9	—	TMU, NAND, PCMCIA, MMC, DDR2, PCI, FPU, AC97, SSI, контроллер ЖКИ	FC-BGA436

■ Пример применения 1: Система управления электродвигателями переменного тока с использованием SH7206

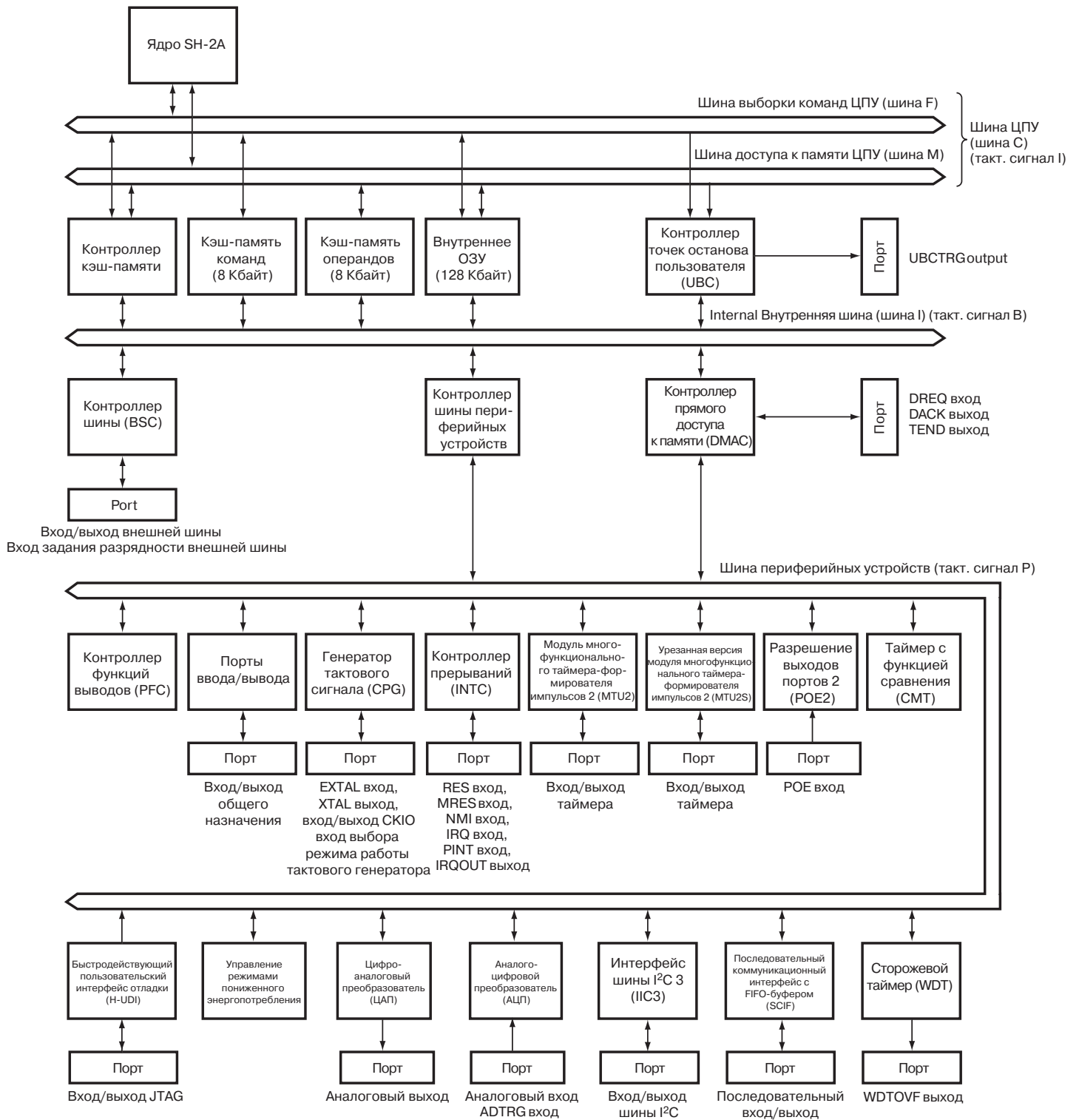
- Максимальная производительность ЦПУ достигается размещением программы во внутреннем ОЗУ
- Встроенная кэш-память увеличивает производительность программ, хранящихся во внешней памяти
- Разнообразные дополнительные функции, такие как таймер с трехфазным ШИМ-выходом, 10-разрядный АЦП и др.



■ Пример применения 2: Структура мультимедийного шлюза на базе SH7763



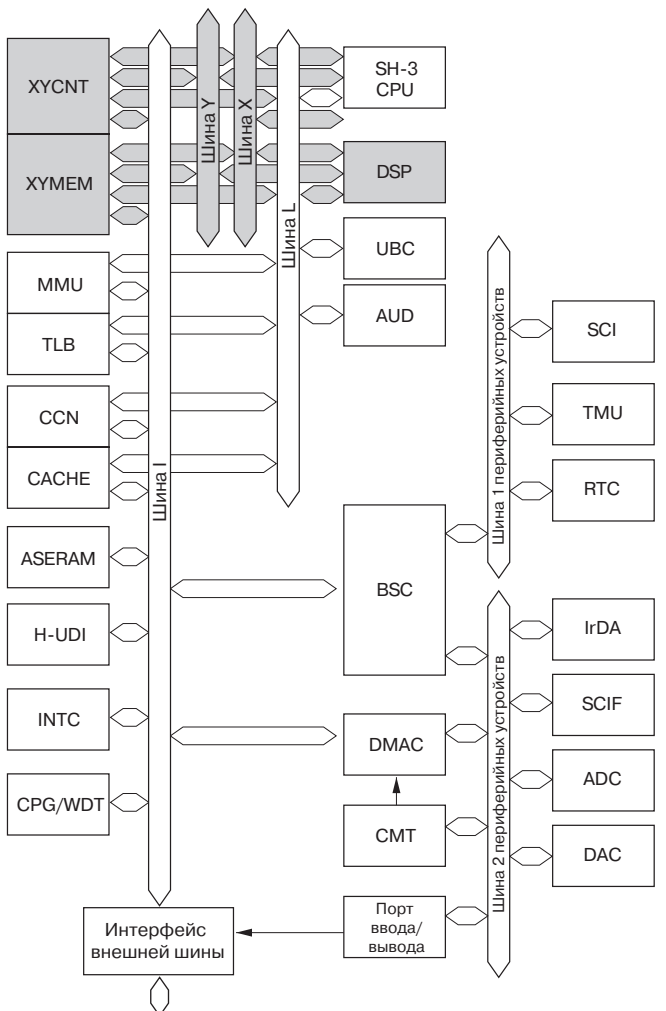
■ Приложение А-2: Архитектура микроконтроллеров с ядром SH-2A



■ Приложение А-3: Архитектура микроконтроллеров с ядрами SH-3, SH3-DSP и SH-4

Архитектура SH-3, SH3-DSP

 = только в SH3-DSP

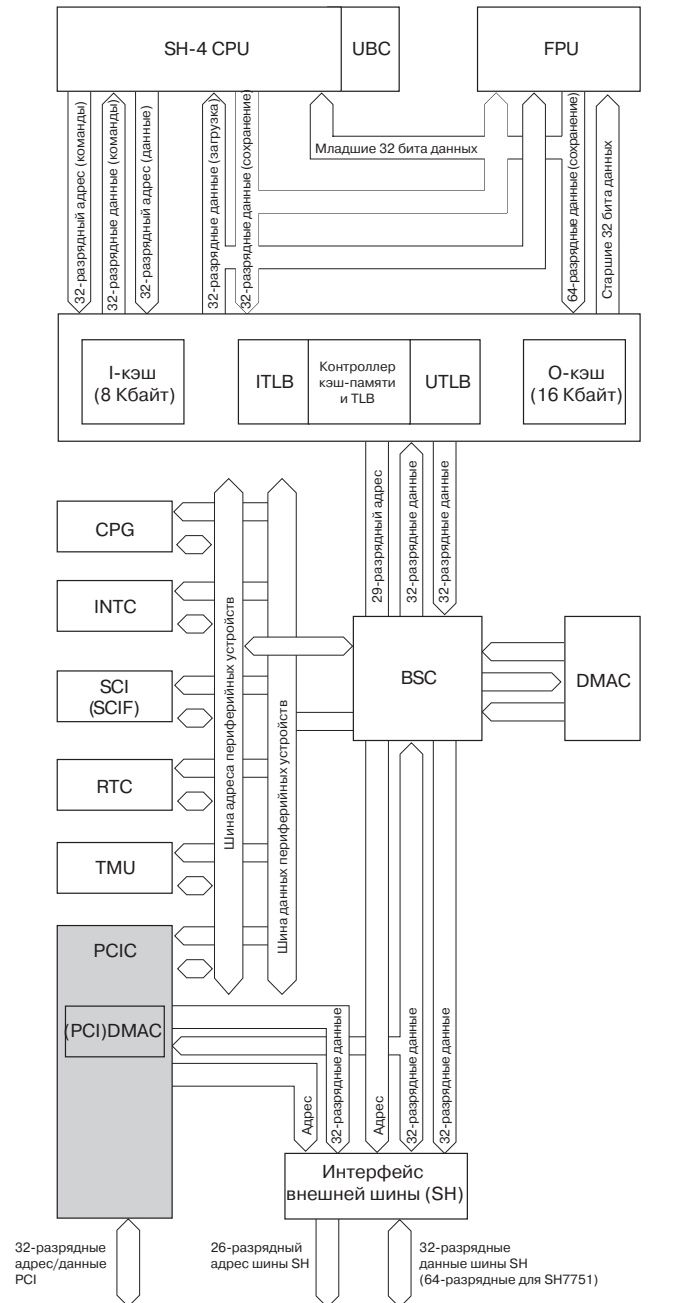


Сокращения:

ADC: Аналого-цифровой преобразователь
 ASERAM: Память ASE
 AUD: Усовершенствованный модуль отладки пользователя
 BSC: Контроллер внешней шины
 CACHE: Кэш-память
 CCN: Контроллер кэш-памяти
 CMT: Таймер с функцией сравнения
 CPG/WDT: Генератор тактового сигнала/сторожевой таймер
 CPU: Центральный процессор
 DAC: Цифро-аналоговый преобразователь
 DMAC: Контроллер прямого доступа к памяти
 DSP: Процессор цифровой обработки сигналов
 INTC: Контроллер прерываний
 IrDA: Последовательный интерфейс (с IrDA)
 MMU: Модуль управления памятью
 RTC: Часы реального времени
 SCI: Последовательный интерфейс (с интерфейсом смарт-карт)
 SCIF: Последовательный интерфейс (с FIFO-буфером)
 TLB: Буфер быстрого преобразования адреса
 TMU: Модуль таймера
 UBC: Контроллер пользовательских точек останова
 UDI: Пользовательский интерфейс отладки
 XWCNT: Контроллер X/Y-памяти
 XMEM: X/Y-память

Архитектура SH-4

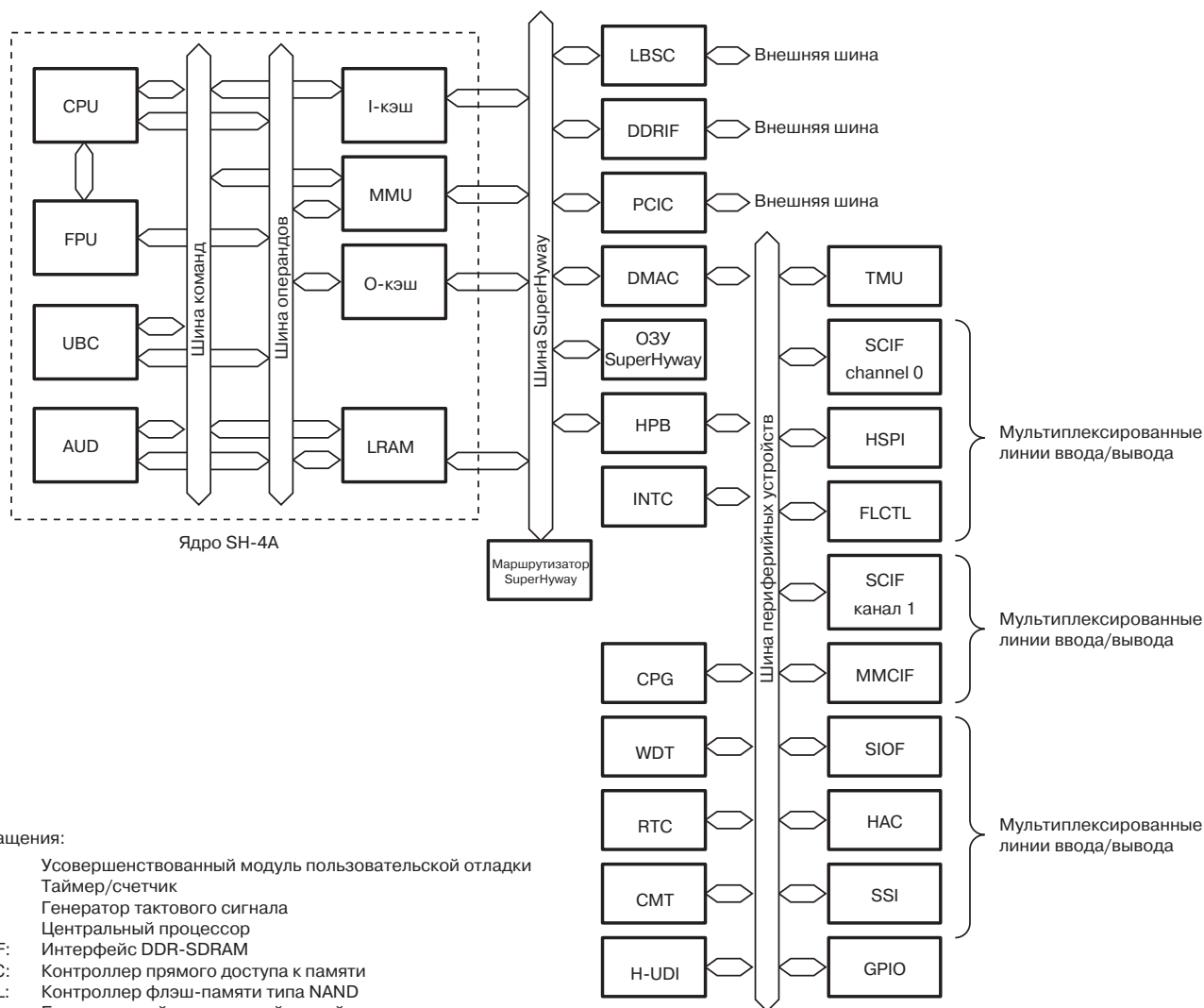
 = Только в SH7751R



Сокращения:

BSC: Контроллер шины
 CPG: Генератор тактового сигнала
 DMAC: Контроллер прямого доступа к памяти
 FPU: Блок операций с плавающей точкой
 INTC: Контроллер прерываний
 ITLB: TLB команд (буфер быстрого преобразования адреса)
 UTLB: Объединенный TLB (буфер быстрого преобразования адреса)
 RTC: Часы реального времени
 SCI: Последовательный коммуникационный интерфейс
 SCIF: Последовательный коммуникационный интерфейс с FIFO
 TMU: Модуль таймера
 UBC: Контроллер пользовательских точек останова
 PCIC: Контроллер шины PCI

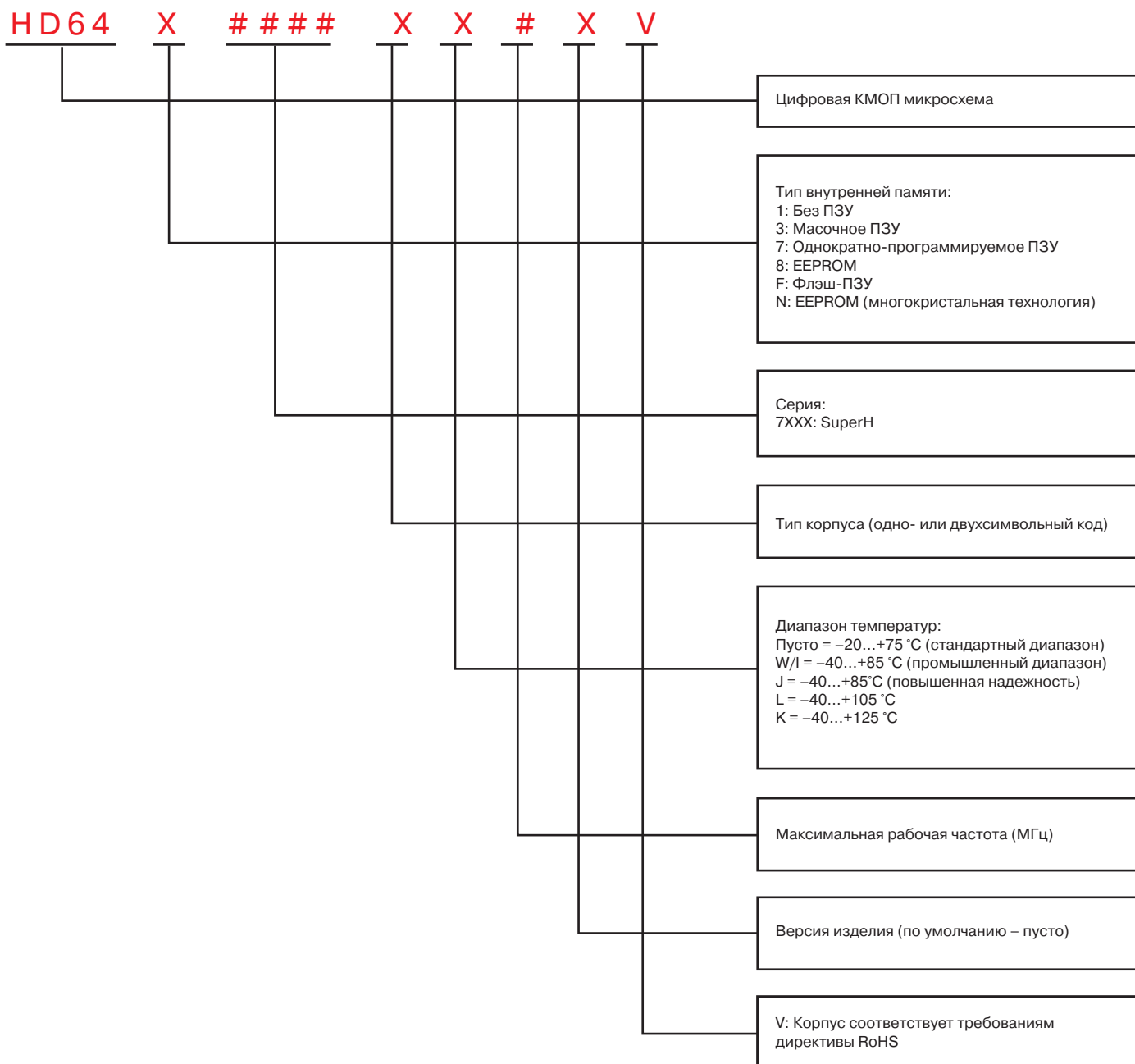
■ Приложение А-4: Архитектура микроконтроллеров с ядром SH-4A



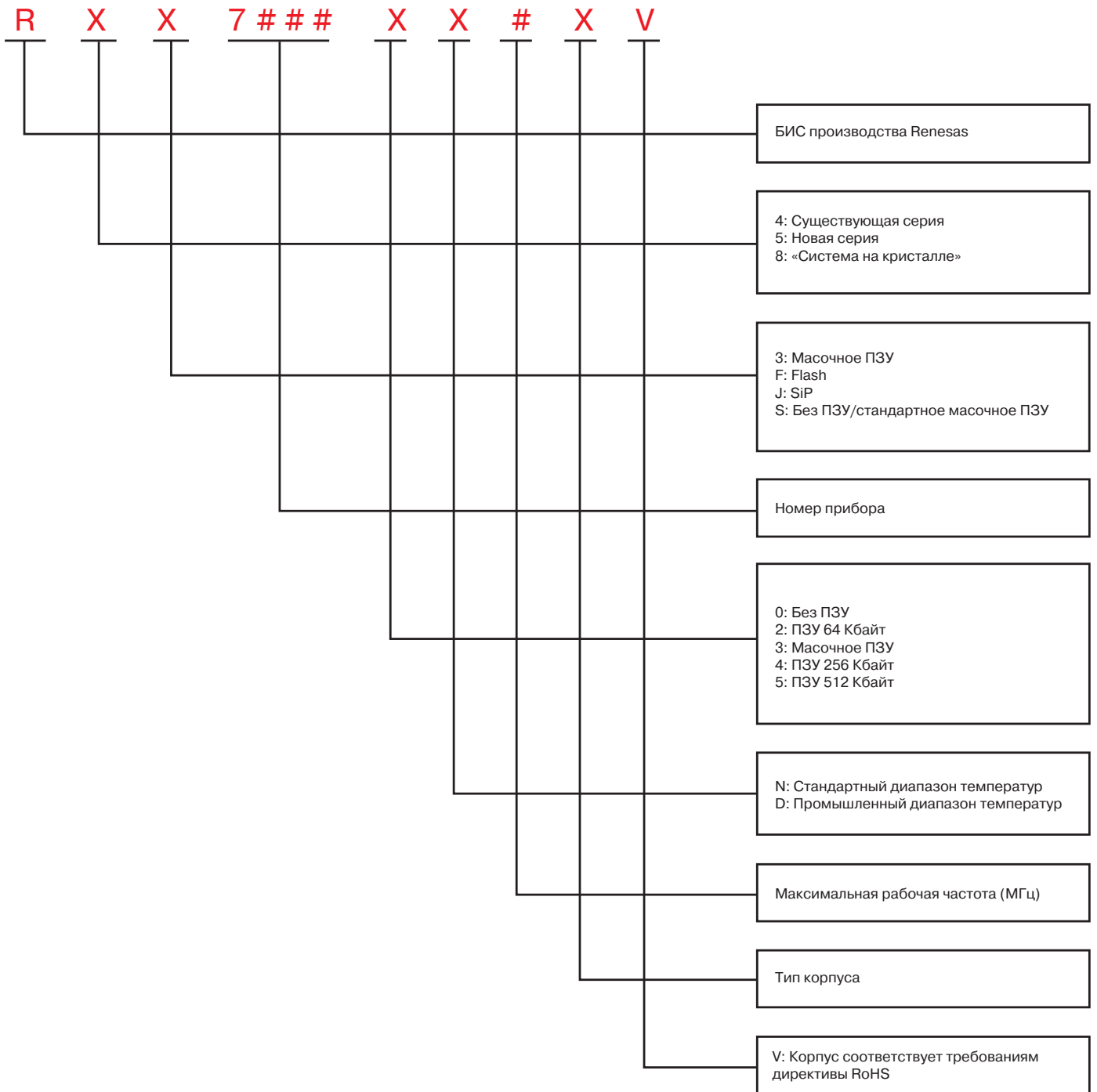
Сокращения:

- AUD: Усовершенствованный модуль пользовательской отладки
- CMT: Таймер/счетчик
- CPG: Генератор тактового сигнала
- CPU: Центральный процессор
- DDRIF: Интерфейс DDR-SDRAM
- DMAC: Контроллер прямого доступа к памяти
- FLCTL: Контроллер флэш-памяти типа NAND
- FPU: Блок операций с плавающей точкой
- GPIO: Линии ввода/вывода общего назначения
- HAC: Аудиокодек
- HPB: Мост шины периферийных устройств
- HSPI: Интерфейс последовательного протокола
- H-UDI: Пользовательский интерфейс отладки
- I-Cache: Кэш-память команд
- INTC: Контроллер прерываний
- LBSC: Контроллер состояний локальной шины
- LRAM: L-память
- MMCIF: Интерфейс карт MMC
- MMU: Модуль управления памятью
- O-Cache: Модуль управления памятью
- PCIC: Контроллер PCI
- RTC: Часы реального времени
- SCIF: Последовательный коммуникационный интерфейс с FIFO
- SIOF: Последовательный интерфейс ввода/вывода с FIFO
- SSI: Последовательный звуковой интерфейс
- Super Hyway: Память SuperHyway
- RAM: Память SuperHyway
- TMU: Модуль таймера
- UBC: Контроллер пользовательских точек останова
- WDT: Сторожевой таймер

■ Приложение В-1: Расшифровка обозначений микроконтроллеров SuperH (часть 1)



■ Приложение В-2: Расшифровка обозначений микроконтроллеров SuperH (часть 2)



■ Приложение С: Условные сокращения

AC97	Аудио интерфейс AC '97
AUD	Модуль расширенной отладки
BSC	Контроллер внешней шины
CAN	Локальная сеть контроллеров
CMT	Таймер с функцией сравнения
DDR	Контроллер DDR SDRAM
DDR2	Контроллер DDR-2 SDRAM
DMA	Прямой доступ к памяти
DSP	Процессор цифровой обработки сигналов
DTC	Контроллер передачи данных
Ether MAC	MAC-уровень Ethernet
Ether PHY	Физический уровень Ethernet
FPU	Сопроцессор операций с плавающей точкой
GbE MAC	MAC-уровень Gigabit Ethernet
HIF	Интерфейс шины мастер-контроллера
I ² C	Шина I ² C
IPsec	Протокол безопасности передачи данных по сети интернет
LCDC	Контроллер ЖКИ (TFT)
MAC	Команда умножения с накоплением

MMC	Карта памяти стандарта MMC
MMT	Таймер управления двигателями
MTU	Модуль многофункционального таймера-формирователя импульсов
MTU2	Модуль многофункционального таймера-формирователя импульсов 2
MTU2S	Модуль многофункционального таймера-формирователя импульсов 2S
NAND	Контроллер флэш-памяти типа NAND
PCI	Интерфейс шины PCI
PCMCIA	Интерфейс шины PCMCIA
SDRAM	Контроллер SDRAM
SSI	Последовательный звуковой интерфейс
SSL	Протокол безопасных соединений
STIF	Потоковый интерфейс
TMU	Модуль таймера
TPU	Модуль таймера-формирователя импульсов
USB Function	Интерфейс USB
USB Host	Мастер-Интерфейс USB

■ Приложение D: Параметры корпусов

Описание	Код корпуса Renesas	Тип корпуса	Число выводов	Габаритные размеры (мм)	Шаг выводов (мм)	Высота (мм)	
QFP	Плоский квадратный корпус	PRQP0064GB-A	FP-64A	64	14 x 14	0.8	3.05
LQFP	Низкопрофильный QFP-корпус	PLQP0048JA-A	FP-48F	48	10 x 10	0.65	1.70
		PLQP0064KB-A	FP-64K	64	10 x 10	0.50	1.70
		PLQP0080JA-A	FP-80W	80	14 x 14	0.65	1.70
		PLQP0100KB-A	FP-100U	100	14 x 14	0.50	1.70
		PLQP0112JA-A	FP-112E	112	20 x 20	0.65	1.70
		PLQP0144KA-A	FP-144L	144	20 x 20	0.50	1.70
		PLQP0176KC-A	FP-176	176	24 x 24	0.50	1.70
		PLQP0176KD-A	FP-176CV	176	24 x 24	0.50	1.70
		PLQP0176KB-A	FP-176E	176	24 x 24	0.50	1.70
		PLQP0176KB-A	FP-176EV	176	24 x 24	0.50	1.70
		PLQP0208KA-A	FP-208C	208	28 x 28	0.80	1.70
		PLQP0208KA-A	FP-208CV	208	28 x 28	0.80	1.70
HQFP	QFP-корпус с теплоотводом	PRQP0208KE-B	FP-208EV	208	28 x 28	0.50	3.65
		PRQP0256LA-B	FP-256GV	256	28 x 28	0.40	3.95
TQFP	Тонкий QFP-корпус	PTQP0100KA-A	TFP-100B	100	14 x 14	0.50	1.20
BGA	Корпус с матрицей шариковых выводов	PLBG0256GB-A	BP-256BV	256	17 x 17	0.80	1.70
		PRBG0256DE-A	BP-256V	256	27 x 27	1.27	2.50
FBGA	BGA-корпус с уменьшенным шагом выводов	PRBG0449GA-A	BP-449V	449	21 x 21	0.80	2.00
LFBGA	Низкопрофильный FBGA-корпус	PLBG0176GA-A	BP-176V	176	13 x 13	0.80	1.40
		PLBG0240JA-A	BP-240A	240	13 x 13	0.65	1.40
		PLBG0240JA-A	BP-240AV	240	13 x 13	0.65	1.40
		PLBG0256KA-A	BP-256CV	256	11 x 11	0.50	1.40
		PLBG0256FA-A	BP-256FV	256	21 x 21	1.00	1.70
		PLBG0256GA-A	BP-256HV	256	17 x 17	0.80	1.40
		TBD	BP-336V	336	17 x 17	0.80	1.40
TBD	BP-340V	340	17 x 17	0.80	1.70		