

ЭКСПЕРТНЫЙ ВЫБОР MOSFET: ИСПОЛЬЗОВАНИЕ БЮДЖЕТА МОЩНОСТИ

СТИВЕН ГОЛДМАН (STEVEN J. GOLDMAN), инженер по применению, Infineon

В статье представлена обновленная точка зрения на возникновение потерь в верхних ключах, влияние паразитных индуктивностей и ограничения на скорость нарастания сигналов. Представлен новый метод прогноза и быстрого выбора компонентов. Приведен новый набор формул для оценки потерь на переключение, которые учитывают влияние кремниевых технологий, типов корпусов, монтажа и рабочих условий приложения.

ВВЕДЕНИЕ

Существует несколько методов выбора MOSFET для синхронных понижающих DC/DC-преобразователей. Эти методы, как правило, либо нацелены на получение максимальной эффективности, либо сфокусированы на определении потерь. Однако многие из них базируются на устаревших моделях. В частности это касается верхних MOSFET-ключей. К тому же, потери на переключение нижних MOSFET-ключей часто принимаются близкими к нулю, что связано с установкой встречно-направленных диодов между стоком и истоком.

Для каждого приложения важно определить эффективность понижающего преобразователя и понять вклад каждого пассивного компонента и сило-

вого MOSFET в потери мощности всей системы. При существенном снижении времени переключения современных силовых MOSFET (25/30 В) наблюдается значительная разница в расчетных потерях на включение и выключение верхних FET понижающих преобразователей.

Потери мощности MOSFET можно разделить на три категории: потери на переключение, тепловые потери и потери на управление. В зависимости от типа нагрузки преобладает одна из названных категорий потерь. Разработчики часто предполагают, что в цикле открытого состояния ключа преобладают потери на верхнем транзисторе, но эксперименты и моделирование показали, что здесь необходимо учитывать взаимосвязь между раз-

водкой системы и силовыми MOSFET. Сейчас стало ясно, что в цикле закрытого состояния ключа преобладают потери, влияющие на оценку эффективности и тепловой расчет.

На рисунке 1а показана классическая картина переключения силовых MOSFET. При открытии MOSFET потенциал между затвором и истоком (V_{gs}) достигает порогового напряжения (V_{th}), и ток начинает расти. Когда V_{gs} достигает до плато Миллера, ток достигает своего окончательного значения, и напряжение на MOSFET ($V_{d,s}$) начинает падать до конца плато Миллера. Такое поведение напряжения и тока приводит к появлению потерь на переключение во время открытия ключа, показанного на рисунке 1а закрашенным участком.

В классической модели потери на переключение при открытии ключа зависят от параметров MOSFET, V_{inr} , I_{out} , частоты переключения и времени коммутации. В этой модели не учитывается тип корпуса и разводка печатной платы, которые также оказывают влияние на работу системы. На рисунке 1б показано, как паразитная индуктивность L_{stray} в подводящих цепях понижающего преобразователя может повлиять на изменение сигналов в период переключения. Теперь при открытии MOSFET ток растет гораздо медленнее, чем ожидалось, поскольку паразитная индуктивность ограничивает скорость нарастания. При этом рассеяние мощности в цепях с такой индуктивностью становится незначительным.

Аналогично можно рассмотреть поведение тока во время цикла закрытия ключа. Теперь MOSFET обеспечивает более быстрое снижение тока, чем может позволить паразитная индуктивность, что и показано на рисунке 2б. Из данного рисунка видно, что во время периода закрытия транзистора скорость изменения тока ограничена паразитной индуктивностью. Это увеличивает зону перекрытия тока через MOSFET во время, когда наблюдается максимальное напряжение на устройстве. В новых расчетах потерь будет учитываться паразитная индуктивность корпуса и все потери, связанные с разводкой плат.

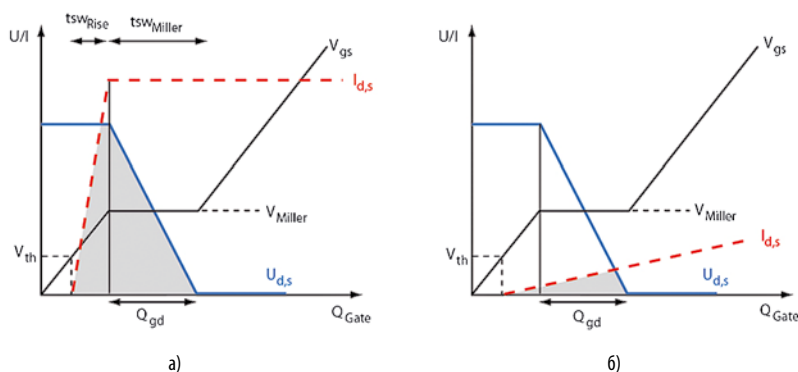


Рис. 1. Классическая модель открытия силового MOSFET

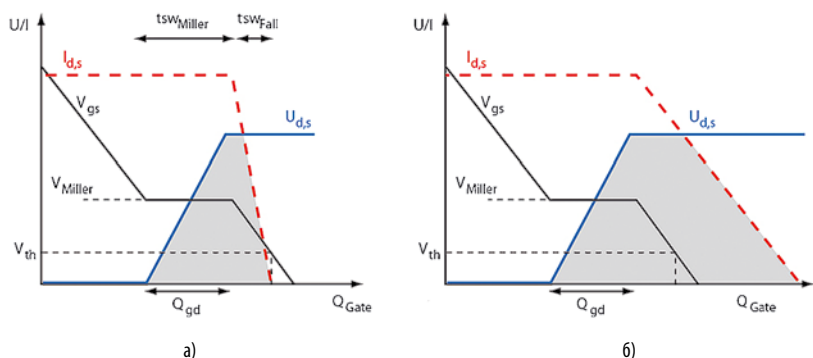


Рис. 2. Классическая модель выключения силового MOSFET (а) допускает более быстрое снижение тока, чем это обусловлено паразитной индуктивностью, что приводит к сигналам, показанным на рисунке 2б

Таблица 1. Номинальные значения индуктивности корпусов

Корпус	$L_{\text{источка}} \text{ нГн}$	$L_{\text{стока}} \text{ нГн}$
CanPAK	0	0,1
S308	0,15	0
SuperS08	0,2	0
S08	0,5	0,3
D-PAK	4	0

ОПРЕДЕЛЕНИЕ БЮДЖЕТА МОЩНОСТИ

Выбор MOSFET начинается с определения параметров источника — V_{In} , V_{Out} и I_{Out} . Необходимо учесть и энергоэффективность. Требуемая эффективность задается при полной нагрузке, в соответствии с типовой кривой, показанной на рисунке 1. Поскольку достичь 100% эффективности нельзя, входная мощность несколько увеличивается.

Рассчитанные таким образом суммарные потери мощности составляют эффективный бюджет мощности, представляющий собой количество ватт, которое можно «потратить» при проектировании источника питания. Потери из-за MOSFET составляют 40—60% от суммарных потерь мощности. Если выбрать MOSFET с потерями 40%, то на все остальные виды потерь остается 60%.

Для оптимального дизайна необходимо распределить всю эту мощность между всеми MOSFET, что обеспечит равномерное рассеяние тепла. Лучше всего начать с распределения 50% мощности между верхним и нижним MOSFET. Эта процедура проводится с помощью итераций, чтобы иметь возможность в дальнейшем изменить эти пропорции. После определения бюджета мощности переходят к анализу механизма потерь отдельно для верхнего и нижнего транзисторов.

МЕХАНИЗМ ПОТЕРЬ ВЕРХНЕГО MOSFET

Мощность, потребляемая верхним MOSFET, приблизительно равна сумме потерь мощности на четырех доминирующих источниках потерь:

$$P_{\text{HS}} \approx P_{\text{Lstray}} + P_{\text{RDC(ON)}} + P_{\text{Qg}} + P_{\text{QOSS}};$$

$$P_{\text{Lstray}} = 0,5 \times (L_{\text{PCB}} + L_{\text{Package}}) \times I_{\text{Out}}^2 \times (0,5 \times \text{ripple}) \times F_{\text{Switching}};$$

где:

$$(0,5 \times \text{ripple}) = \frac{0,5 \times V_{\text{Out}}}{L_{\text{Output}} \times F_{\text{Switching}}};$$

$$P_{\text{RDC(ON)}} = I_{\text{Out}}^2 \times R_{\text{DC(ON)}} \times (V_{\text{Out}} \times V_{\text{In}});$$

$$P_{\text{Qg}} = Q_{\text{g}} \times V_{\text{In}} \times V_{\text{Switching}};$$

$$P_{\text{QOSS}} = Q_{\text{OSS}} \times V_{\text{In}} \times F_{\text{Switching}}.$$

Каждый источник потерь вносит свой вклад в суммарные потери верхнего MOSFET. В начале процедуры выбора транзисторов нужно распределить потери. Эти значения могут сильно меняться в зависимости от фирмы-изготовителя, типа корпуса, технологии и других факторов. Первоначально выбирают, как правило, следующие пропорции: ($P_{\text{Lstray}} = 60\%$; $P_{\text{RDS(ON)}} = 25\%$; $P_{\text{QG}} = 10\%$; $P_{\text{QSS}} = 5\%$).

МЕХАНИЗМ ПОТЕРЬ НИЖНЕГО MOSFET

Для нижних ключей также существует несколько источников потерь мощности. Эти источники связаны с процессом переключения, статическими потерями, потерями на обратное восстановление встречно-параллельного диода, тепловыми потерями и потерями на переключение. Потери на переключение очень малы, что связано с применением встречно-параллельного диода в N-канальных силовых MOSFET, и их можно считать практически нулевыми. Поэтому потери на нижнем ключе можно аппроксимировать потерями на диоде и тепловыми потерями:

$$P_{\text{LC}} = P_{\text{RDC(ON)}} + P_{\text{Reverse}};$$

$$P_{\text{RDC(ON)}} = I_{\text{Out}}^2 \times R_{\text{DC(ON)}} \times \left(1 - \frac{V_{\text{Out}}}{V_{\text{In}}}\right);$$

$$P_{\text{Reverse}} = 2 \times V_{\text{Breakdown}} \times t_{\text{Deadtime}} \times I_{\text{Out}} \times F_{\text{Switching}};$$

$$R_{\text{DC(ON)}} = \frac{P_{\text{LS}}}{I_{\text{Out}}^2 \times \left(1 - \frac{V_{\text{Out}}}{V_{\text{In}}}\right)}.$$

В справочных данных редко приводится детальная спецификация на встречно-параллельный диод, поэтому приходится аппроксимировать напряжение пробоя ($V_{\text{Breakdown}}$) значением 700 мВ. Мертвое время контроллера (t_{Deadtime}) зависит от выбранного контроллера, но для упрощения расчетов оно выбирается в диапазоне 40...60 нс. В данном случае используем значения 700 мВ и 40 нс, с помощью которых преобразуем третье уравнение к виду:

$$P_{\text{Reverse}} = (56\text{E}-09) \times I_{\text{Out}} \times F_{\text{Switching}}.$$

Отметим, что в уравнение для $R_{\text{DS(ON)}}$ не входят параметры MOSFET. Выходной ток может включать ток пульсаций. Однако это только усложнит расчеты, несильно влияя на точность результатов.

На последнем этапе рассчитывается температура перехода. Однако важно понимать, что если рабочая температура устройства превысит 25°C, то выражение для $R_{\text{DS(ON)}}$ необходимо модифицировать. Для этого надо либо применить коэффициент компенсации температуры (TCC), либо выбрать из справочных данных соответствующее значение.

Несмотря на то, что $R_{\text{DS(ON)}}$ характеризуется нелинейной зависимостью от температуры, существуют две основных характерных точки. Обычно в справочных данных приводится значение при 25°C, а расчеты ведутся при температуре близкой к T_{max} . Проще всего использовать TCC, что значительно упрощает выбор устройства.

Коэффициенты TCC остаются, как правило, идентичными для всего семейства приборов одного производителя. Поэтому определение TCC является довольно простой задачей:

$$TCC = \frac{R_{\text{DC(ON)}} \text{ при } 105^\circ\text{C}}{R_{\text{DC(ON)}} \text{ при } 25^\circ\text{C}}.$$

Если известен весь процесс, можно подстроить TCC (поскольку T_{max} может отличаться от 105°C) или более точно рассчитать его значение напрямую. Теперь перейдем к поиску устройств, в которых потери мощности в нижнем ключе меньше или равны бюджету мощности для нижних транзисторов. В [1] приведен практический пример расчета.

В таблице 1 указаны номинальные значения индуктивности корпусов (Индуктивности стока и истока для простоты вычислений могут быть просто просуммированы).

Из таблицы видно, что корпус D-PAK требует практически идеальных печатных плат. Разводка таких устройств затруднена, поскольку выводы стока, затвора и истока расположены на одной стороне устройства. Это ведет к увеличению паразитной емкости по сравнению с другими корпусами. Корпуса SuperS08, S308 или CanPAK являются более предпочтительными для данного проекта, поскольку оставляют порядка 4 нГн на паразитные индуктивности при разводке печатных плат. Результаты моделирования отличаются от расчетных значений не более чем на 5%, но для моделирования требуется гораздо больше времени.

ЛИТЕРАТУРА

1. Steven J. Goldman Expert MOSFET Selection: Utilizing A Power Budget/<http://electronicdesign.com/article/power/Expert-MOSFET-Selection-Utilizing-A-Power-Budget.aspx>.